

手动复位 内置延迟电路 (外部设定延迟时间)
高精度电压检测器www.sii-ic.com

© SII Semiconductor Corporation, 2013

Rev.1.0_02

S-1003系列是使用CMOS技术开发的超高精度电压检测IC。检测电压在内部被固定，精度为 $\pm 1.0\%$ ($-V_{DET} \geq 2.2\text{ V}$)。消耗电流仅为500 nA (典型值) 就能工作。

S-1003系列还可以通过外接电容器来延迟解除信号。延迟时间精度为 $\pm 15\%$ 。

另外，由于具备手动复位功能，还可以强制输出复位信号。

在输出方式上备有N沟道开路漏极输出和CMOS输出。

■ 特点

- 检测电压：1.2 V ~ 5.0 V (以0.1 V为进阶单位)
- 检测电压精度： $\pm 1.0\%$ ($2.2\text{ V} \leq -V_{DET} \leq 5.0\text{ V}$)
 $\pm 22\text{ mV}$ ($1.2\text{ V} \leq -V_{DET} < 2.2\text{ V}$)
- 消耗电流：500 nA (典型值)
- 工作电压范围：0.95 V ~ 10.0 V
- 滞后幅度：5% \pm 2%
- 手动复位功能：MR端子逻辑动态 "L"、动态 "H"
- 延迟时间精度： $\pm 15\%$ ($C_D = 4.7\text{ nF}$)
- 输出方式：N沟道开路漏极输出 (动态 "L")
CMOS输出 (动态 "L")
- 工作温度范围： $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$
- 无铅 (Sn 100%)、无卤素

■ 用途

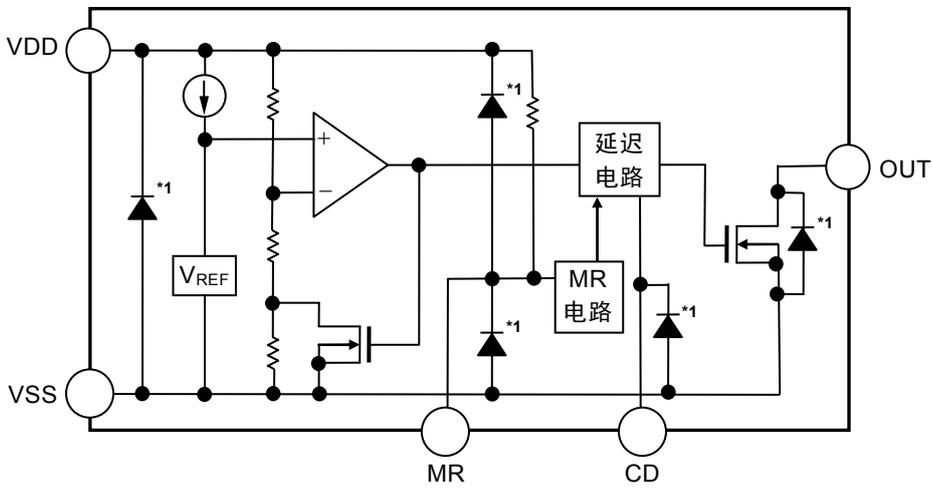
- 微机用电源的监视以及CPU的复位
- 电视、蓝光刻录机、白色家电等的稳压电源的监视
- 笔记本电脑、数码静像相机、携带电话等携带设备用电源的监视

■ 封装

- SOT-23-5
- SNT-6A

■ 框图

1. N沟道开路漏极输出产品 (S-1003NAxxl)

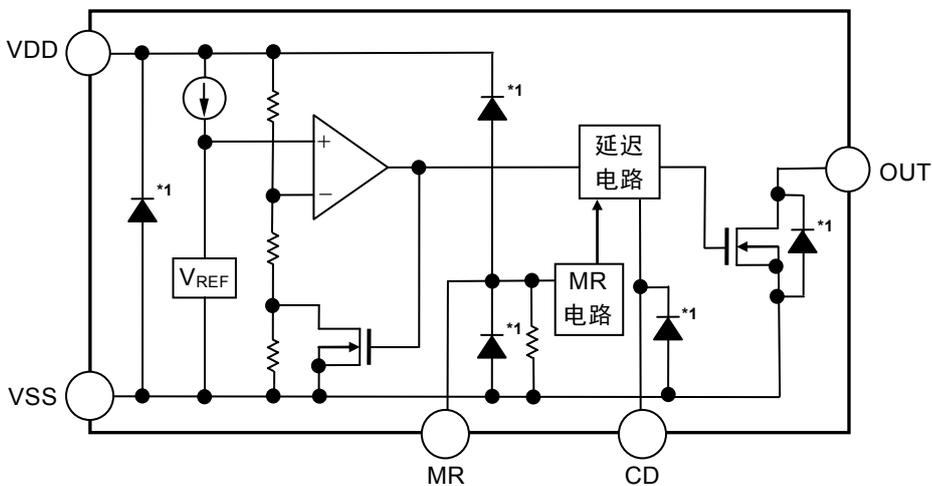


功能	状态
输出逻辑	动态 "L"
MR端子逻辑	动态 "L"

*1. 寄生二极管

图1

2. N沟道开路漏极输出产品 (S-1003NBxxl)

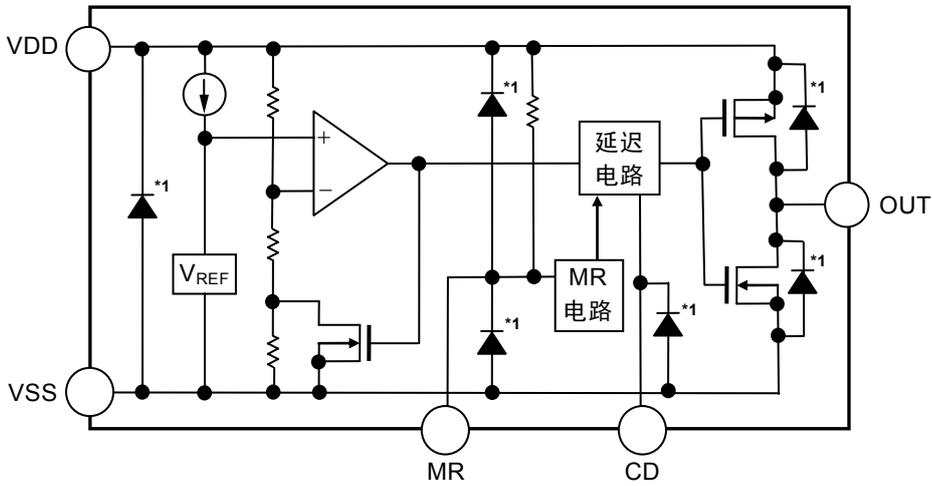


功能	状态
输出逻辑	动态 "L"
MR端子逻辑	动态 "H"

*1. 寄生二极管

图2

3. CMOS输出产品 (S-1003CAxxI)

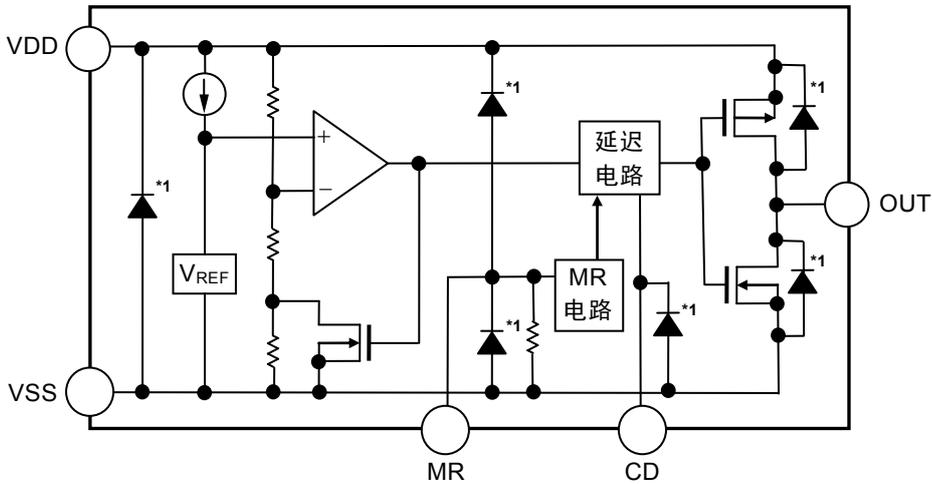


功能	状态
输出逻辑	动态 "L"
MR端子逻辑	动态 "L"

*1. 寄生二极管

图3

4. CMOS输出产品 (S-1003CBxxI)



功能	状态
输出逻辑	动态 "L"
MR端子逻辑	动态 "H"

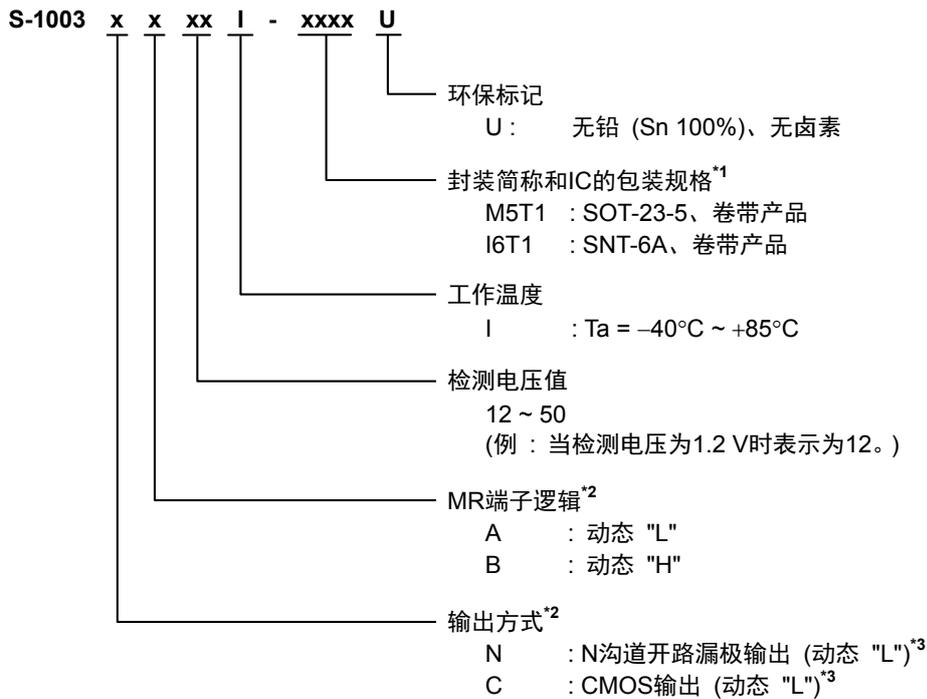
*1. 寄生二极管

图4

■ 产品型号名的构成

关于S-1003系列，用户可根据用途选择指定输出方式、MR端子逻辑、检测电压值和封装类型。关于产品名的字符串含义，请参阅 "1. 产品名"、关于产品类型请参阅 "2. 产品类型一览"、关于封装图纸请参阅 "3. 封装"、关于具体的产品名，请参阅 "4. 产品名目录"。

1. 产品名



*1. 请参阅卷带图。

*2. 请参阅 "2. 产品类型一览"。

*3. 用户需要输出逻辑动态 "H" 产品时，请向本公司营业部咨询。

2. 产品类型一览

表1

产品类型	输出方式	MR端子逻辑	输出逻辑
NA	N沟道开路漏极输出	动态 "L"	动态 "L"
NB		动态 "H"	动态 "L"
CA	CMOS输出	动态 "L"	动态 "L"
CB		动态 "H"	动态 "L"

3. 封装

表2 封装图纸号码

封装名	外形尺寸图	卷带图	带卷图	焊盘图
SOT-23-5	MP005-A-P-SD	MP005-A-C-SD	MP005-A-R-SD	-
SNT-6A	PG006-A-P-SD	PG006-A-C-SD	PG006-A-R-SD	PG006-A-L-SD

4. 产品名目录

4.1 S-1003系列NA型

输出方式 : N沟道开路漏极输出 (动态 "L")

MR端子逻辑 : 动态 "L"

表3

检测电压	SOT-23-5	SNT-6A
1.2 V ± 22 mV	S-1003NA12I-M5T1U	S-1003NA12I-I6T1U
1.3 V ± 22 mV	S-1003NA13I-M5T1U	S-1003NA13I-I6T1U
1.4 V ± 22 mV	S-1003NA14I-M5T1U	S-1003NA14I-I6T1U
1.5 V ± 22 mV	S-1003NA15I-M5T1U	S-1003NA15I-I6T1U
1.6 V ± 22 mV	S-1003NA16I-M5T1U	S-1003NA16I-I6T1U
1.7 V ± 22 mV	S-1003NA17I-M5T1U	S-1003NA17I-I6T1U
1.8 V ± 22 mV	S-1003NA18I-M5T1U	S-1003NA18I-I6T1U
1.9 V ± 22 mV	S-1003NA19I-M5T1U	S-1003NA19I-I6T1U
2.0 V ± 22 mV	S-1003NA20I-M5T1U	S-1003NA20I-I6T1U
2.1 V ± 22 mV	S-1003NA21I-M5T1U	S-1003NA21I-I6T1U
2.2 V ± 1.0%	S-1003NA22I-M5T1U	S-1003NA22I-I6T1U
2.3 V ± 1.0%	S-1003NA23I-M5T1U	S-1003NA23I-I6T1U
2.4 V ± 1.0%	S-1003NA24I-M5T1U	S-1003NA24I-I6T1U
2.5 V ± 1.0%	S-1003NA25I-M5T1U	S-1003NA25I-I6T1U
2.6 V ± 1.0%	S-1003NA26I-M5T1U	S-1003NA26I-I6T1U
2.7 V ± 1.0%	S-1003NA27I-M5T1U	S-1003NA27I-I6T1U
2.8 V ± 1.0%	S-1003NA28I-M5T1U	S-1003NA28I-I6T1U
2.9 V ± 1.0%	S-1003NA29I-M5T1U	S-1003NA29I-I6T1U
3.0 V ± 1.0%	S-1003NA30I-M5T1U	S-1003NA30I-I6T1U
3.1 V ± 1.0%	S-1003NA31I-M5T1U	S-1003NA31I-I6T1U
3.2 V ± 1.0%	S-1003NA32I-M5T1U	S-1003NA32I-I6T1U
3.3 V ± 1.0%	S-1003NA33I-M5T1U	S-1003NA33I-I6T1U
3.4 V ± 1.0%	S-1003NA34I-M5T1U	S-1003NA34I-I6T1U
3.5 V ± 1.0%	S-1003NA35I-M5T1U	S-1003NA35I-I6T1U
3.6 V ± 1.0%	S-1003NA36I-M5T1U	S-1003NA36I-I6T1U
3.7 V ± 1.0%	S-1003NA37I-M5T1U	S-1003NA37I-I6T1U
3.8 V ± 1.0%	S-1003NA38I-M5T1U	S-1003NA38I-I6T1U
3.9 V ± 1.0%	S-1003NA39I-M5T1U	S-1003NA39I-I6T1U
4.0 V ± 1.0%	S-1003NA40I-M5T1U	S-1003NA40I-I6T1U
4.1 V ± 1.0%	S-1003NA41I-M5T1U	S-1003NA41I-I6T1U
4.2 V ± 1.0%	S-1003NA42I-M5T1U	S-1003NA42I-I6T1U
4.3 V ± 1.0%	S-1003NA43I-M5T1U	S-1003NA43I-I6T1U
4.4 V ± 1.0%	S-1003NA44I-M5T1U	S-1003NA44I-I6T1U
4.5 V ± 1.0%	S-1003NA45I-M5T1U	S-1003NA45I-I6T1U
4.6 V ± 1.0%	S-1003NA46I-M5T1U	S-1003NA46I-I6T1U
4.7 V ± 1.0%	S-1003NA47I-M5T1U	S-1003NA47I-I6T1U
4.8 V ± 1.0%	S-1003NA48I-M5T1U	S-1003NA48I-I6T1U
4.9 V ± 1.0%	S-1003NA49I-M5T1U	S-1003NA49I-I6T1U
5.0 V ± 1.0%	S-1003NA50I-M5T1U	S-1003NA50I-I6T1U

4.2 S-1003系列NB型

输出方式：N沟道开路漏极输出 (动态 "L")
MR端子逻辑：动态 "H"

表4

检测电压	SOT-23-5	SNT-6A
1.2 V ± 22 mV	S-1003NB12I-M5T1U	S-1003NB12I-I6T1U
1.3 V ± 22 mV	S-1003NB13I-M5T1U	S-1003NB13I-I6T1U
1.4 V ± 22 mV	S-1003NB14I-M5T1U	S-1003NB14I-I6T1U
1.5 V ± 22 mV	S-1003NB15I-M5T1U	S-1003NB15I-I6T1U
1.6 V ± 22 mV	S-1003NB16I-M5T1U	S-1003NB16I-I6T1U
1.7 V ± 22 mV	S-1003NB17I-M5T1U	S-1003NB17I-I6T1U
1.8 V ± 22 mV	S-1003NB18I-M5T1U	S-1003NB18I-I6T1U
1.9 V ± 22 mV	S-1003NB19I-M5T1U	S-1003NB19I-I6T1U
2.0 V ± 22 mV	S-1003NB20I-M5T1U	S-1003NB20I-I6T1U
2.1 V ± 22 mV	S-1003NB21I-M5T1U	S-1003NB21I-I6T1U
2.2 V ± 1.0%	S-1003NB22I-M5T1U	S-1003NB22I-I6T1U
2.3 V ± 1.0%	S-1003NB23I-M5T1U	S-1003NB23I-I6T1U
2.4 V ± 1.0%	S-1003NB24I-M5T1U	S-1003NB24I-I6T1U
2.5 V ± 1.0%	S-1003NB25I-M5T1U	S-1003NB25I-I6T1U
2.6 V ± 1.0%	S-1003NB26I-M5T1U	S-1003NB26I-I6T1U
2.7 V ± 1.0%	S-1003NB27I-M5T1U	S-1003NB27I-I6T1U
2.8 V ± 1.0%	S-1003NB28I-M5T1U	S-1003NB28I-I6T1U
2.9 V ± 1.0%	S-1003NB29I-M5T1U	S-1003NB29I-I6T1U
3.0 V ± 1.0%	S-1003NB30I-M5T1U	S-1003NB30I-I6T1U
3.1 V ± 1.0%	S-1003NB31I-M5T1U	S-1003NB31I-I6T1U
3.2 V ± 1.0%	S-1003NB32I-M5T1U	S-1003NB32I-I6T1U
3.3 V ± 1.0%	S-1003NB33I-M5T1U	S-1003NB33I-I6T1U
3.4 V ± 1.0%	S-1003NB34I-M5T1U	S-1003NB34I-I6T1U
3.5 V ± 1.0%	S-1003NB35I-M5T1U	S-1003NB35I-I6T1U
3.6 V ± 1.0%	S-1003NB36I-M5T1U	S-1003NB36I-I6T1U
3.7 V ± 1.0%	S-1003NB37I-M5T1U	S-1003NB37I-I6T1U
3.8 V ± 1.0%	S-1003NB38I-M5T1U	S-1003NB38I-I6T1U
3.9 V ± 1.0%	S-1003NB39I-M5T1U	S-1003NB39I-I6T1U
4.0 V ± 1.0%	S-1003NB40I-M5T1U	S-1003NB40I-I6T1U
4.1 V ± 1.0%	S-1003NB41I-M5T1U	S-1003NB41I-I6T1U
4.2 V ± 1.0%	S-1003NB42I-M5T1U	S-1003NB42I-I6T1U
4.3 V ± 1.0%	S-1003NB43I-M5T1U	S-1003NB43I-I6T1U
4.4 V ± 1.0%	S-1003NB44I-M5T1U	S-1003NB44I-I6T1U
4.5 V ± 1.0%	S-1003NB45I-M5T1U	S-1003NB45I-I6T1U
4.6 V ± 1.0%	S-1003NB46I-M5T1U	S-1003NB46I-I6T1U
4.7 V ± 1.0%	S-1003NB47I-M5T1U	S-1003NB47I-I6T1U
4.8 V ± 1.0%	S-1003NB48I-M5T1U	S-1003NB48I-I6T1U
4.9 V ± 1.0%	S-1003NB49I-M5T1U	S-1003NB49I-I6T1U
5.0 V ± 1.0%	S-1003NB50I-M5T1U	S-1003NB50I-I6T1U

4.3 S-1003系列CA型

输出方式：CMOS输出 (动态 "L")

MR端子逻辑：动态 "L"

表5

检测电压	SOT-23-5	SNT-6A
1.2 V ± 22 mV	S-1003CA12I-M5T1U	S-1003CA12I-I6T1U
1.3 V ± 22 mV	S-1003CA13I-M5T1U	S-1003CA13I-I6T1U
1.4 V ± 22 mV	S-1003CA14I-M5T1U	S-1003CA14I-I6T1U
1.5 V ± 22 mV	S-1003CA15I-M5T1U	S-1003CA15I-I6T1U
1.6 V ± 22 mV	S-1003CA16I-M5T1U	S-1003CA16I-I6T1U
1.7 V ± 22 mV	S-1003CA17I-M5T1U	S-1003CA17I-I6T1U
1.8 V ± 22 mV	S-1003CA18I-M5T1U	S-1003CA18I-I6T1U
1.9 V ± 22 mV	S-1003CA19I-M5T1U	S-1003CA19I-I6T1U
2.0 V ± 22 mV	S-1003CA20I-M5T1U	S-1003CA20I-I6T1U
2.1 V ± 22 mV	S-1003CA21I-M5T1U	S-1003CA21I-I6T1U
2.2 V ± 1.0%	S-1003CA22I-M5T1U	S-1003CA22I-I6T1U
2.3 V ± 1.0%	S-1003CA23I-M5T1U	S-1003CA23I-I6T1U
2.4 V ± 1.0%	S-1003CA24I-M5T1U	S-1003CA24I-I6T1U
2.5 V ± 1.0%	S-1003CA25I-M5T1U	S-1003CA25I-I6T1U
2.6 V ± 1.0%	S-1003CA26I-M5T1U	S-1003CA26I-I6T1U
2.7 V ± 1.0%	S-1003CA27I-M5T1U	S-1003CA27I-I6T1U
2.8 V ± 1.0%	S-1003CA28I-M5T1U	S-1003CA28I-I6T1U
2.9 V ± 1.0%	S-1003CA29I-M5T1U	S-1003CA29I-I6T1U
3.0 V ± 1.0%	S-1003CA30I-M5T1U	S-1003CA30I-I6T1U
3.1 V ± 1.0%	S-1003CA31I-M5T1U	S-1003CA31I-I6T1U
3.2 V ± 1.0%	S-1003CA32I-M5T1U	S-1003CA32I-I6T1U
3.3 V ± 1.0%	S-1003CA33I-M5T1U	S-1003CA33I-I6T1U
3.4 V ± 1.0%	S-1003CA34I-M5T1U	S-1003CA34I-I6T1U
3.5 V ± 1.0%	S-1003CA35I-M5T1U	S-1003CA35I-I6T1U
3.6 V ± 1.0%	S-1003CA36I-M5T1U	S-1003CA36I-I6T1U
3.7 V ± 1.0%	S-1003CA37I-M5T1U	S-1003CA37I-I6T1U
3.8 V ± 1.0%	S-1003CA38I-M5T1U	S-1003CA38I-I6T1U
3.9 V ± 1.0%	S-1003CA39I-M5T1U	S-1003CA39I-I6T1U
4.0 V ± 1.0%	S-1003CA40I-M5T1U	S-1003CA40I-I6T1U
4.1 V ± 1.0%	S-1003CA41I-M5T1U	S-1003CA41I-I6T1U
4.2 V ± 1.0%	S-1003CA42I-M5T1U	S-1003CA42I-I6T1U
4.3 V ± 1.0%	S-1003CA43I-M5T1U	S-1003CA43I-I6T1U
4.4 V ± 1.0%	S-1003CA44I-M5T1U	S-1003CA44I-I6T1U
4.5 V ± 1.0%	S-1003CA45I-M5T1U	S-1003CA45I-I6T1U
4.6 V ± 1.0%	S-1003CA46I-M5T1U	S-1003CA46I-I6T1U
4.7 V ± 1.0%	S-1003CA47I-M5T1U	S-1003CA47I-I6T1U
4.8 V ± 1.0%	S-1003CA48I-M5T1U	S-1003CA48I-I6T1U
4.9 V ± 1.0%	S-1003CA49I-M5T1U	S-1003CA49I-I6T1U
5.0 V ± 1.0%	S-1003CA50I-M5T1U	S-1003CA50I-I6T1U

4.4 S-1003系列CB型

输出方式：CMOS输出 (动态 "L")

MR端子逻辑：动态 "H"

表6

检测电压	SOT-23-5	SNT-6A
1.2 V ± 22 mV	S-1003CB12I-M5T1U	S-1003CB12I-I6T1U
1.3 V ± 22 mV	S-1003CB13I-M5T1U	S-1003CB13I-I6T1U
1.4 V ± 22 mV	S-1003CB14I-M5T1U	S-1003CB14I-I6T1U
1.5 V ± 22 mV	S-1003CB15I-M5T1U	S-1003CB15I-I6T1U
1.6 V ± 22 mV	S-1003CB16I-M5T1U	S-1003CB16I-I6T1U
1.7 V ± 22 mV	S-1003CB17I-M5T1U	S-1003CB17I-I6T1U
1.8 V ± 22 mV	S-1003CB18I-M5T1U	S-1003CB18I-I6T1U
1.9 V ± 22 mV	S-1003CB19I-M5T1U	S-1003CB19I-I6T1U
2.0 V ± 22 mV	S-1003CB20I-M5T1U	S-1003CB20I-I6T1U
2.1 V ± 22 mV	S-1003CB21I-M5T1U	S-1003CB21I-I6T1U
2.2 V ± 1.0%	S-1003CB22I-M5T1U	S-1003CB22I-I6T1U
2.3 V ± 1.0%	S-1003CB23I-M5T1U	S-1003CB23I-I6T1U
2.4 V ± 1.0%	S-1003CB24I-M5T1U	S-1003CB24I-I6T1U
2.5 V ± 1.0%	S-1003CB25I-M5T1U	S-1003CB25I-I6T1U
2.6 V ± 1.0%	S-1003CB26I-M5T1U	S-1003CB26I-I6T1U
2.7 V ± 1.0%	S-1003CB27I-M5T1U	S-1003CB27I-I6T1U
2.8 V ± 1.0%	S-1003CB28I-M5T1U	S-1003CB28I-I6T1U
2.9 V ± 1.0%	S-1003CB29I-M5T1U	S-1003CB29I-I6T1U
3.0 V ± 1.0%	S-1003CB30I-M5T1U	S-1003CB30I-I6T1U
3.1 V ± 1.0%	S-1003CB31I-M5T1U	S-1003CB31I-I6T1U
3.2 V ± 1.0%	S-1003CB32I-M5T1U	S-1003CB32I-I6T1U
3.3 V ± 1.0%	S-1003CB33I-M5T1U	S-1003CB33I-I6T1U
3.4 V ± 1.0%	S-1003CB34I-M5T1U	S-1003CB34I-I6T1U
3.5 V ± 1.0%	S-1003CB35I-M5T1U	S-1003CB35I-I6T1U
3.6 V ± 1.0%	S-1003CB36I-M5T1U	S-1003CB36I-I6T1U
3.7 V ± 1.0%	S-1003CB37I-M5T1U	S-1003CB37I-I6T1U
3.8 V ± 1.0%	S-1003CB38I-M5T1U	S-1003CB38I-I6T1U
3.9 V ± 1.0%	S-1003CB39I-M5T1U	S-1003CB39I-I6T1U
4.0 V ± 1.0%	S-1003CB40I-M5T1U	S-1003CB40I-I6T1U
4.1 V ± 1.0%	S-1003CB41I-M5T1U	S-1003CB41I-I6T1U
4.2 V ± 1.0%	S-1003CB42I-M5T1U	S-1003CB42I-I6T1U
4.3 V ± 1.0%	S-1003CB43I-M5T1U	S-1003CB43I-I6T1U
4.4 V ± 1.0%	S-1003CB44I-M5T1U	S-1003CB44I-I6T1U
4.5 V ± 1.0%	S-1003CB45I-M5T1U	S-1003CB45I-I6T1U
4.6 V ± 1.0%	S-1003CB46I-M5T1U	S-1003CB46I-I6T1U
4.7 V ± 1.0%	S-1003CB47I-M5T1U	S-1003CB47I-I6T1U
4.8 V ± 1.0%	S-1003CB48I-M5T1U	S-1003CB48I-I6T1U
4.9 V ± 1.0%	S-1003CB49I-M5T1U	S-1003CB49I-I6T1U
5.0 V ± 1.0%	S-1003CB50I-M5T1U	S-1003CB50I-I6T1U

■ 引脚排列图

1. SOT-23-5

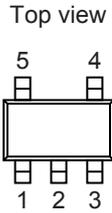


图5

表7

引脚号	符号	描述
1	CD	延迟用电容器连接端子
2	VSS	接地 (GND) 端子
3	MR	手动复位端子
4	OUT	电压检测输出端子
5	VDD	电压输入端子

2. SNT-6A

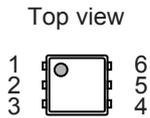


图6

表8

引脚号	符号	描述
1	CD	延迟用电容器连接端子
2	VDD	电压输入端子
3	OUT	电压检测输出端子
4	MR	手动复位端子
5	NC ^{*1}	无连接
6	VSS	接地 (GND) 端子

*1. NC表示从电气角度而言处于开放状态。
所以，与VDD端子以及VSS端子相接均可。

■ 绝对最大额定值

表9

(除特殊注明以外 : Ta = +25°C)

项目	符号	绝对最大额定值	单位
电源电压	$V_{DD} - V_{SS}$	12.0	V
CD端子输入电压	V_{CD}	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
MR端子输入电压	V_{MR}	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
输出电压	V_{OUT}	N沟道开路漏极输出产品	$V_{SS} - 0.3 \sim 12.0$
		CMOS输出产品	$V_{SS} - 0.3 \sim V_{DD} + 0.3$
输出电流	I_{OUT}	50	mA
容许功耗	P_D	SOT-23-5	600^{*1}
		SNT-6A	400^{*1}
工作环境温度	T_{opr}	-40 ~ +85	°C
保存温度	T_{stg}	-40 ~ +125	°C

*1. 基板安装时

[安装基板]

- (1) 基板尺寸 : 114.3 mm × 76.2 mm × t1.6 mm
- (2) 名称 : JEDEC STANDARD51-7

注意 绝对最大额定值是指无论在任何条件下都不能超过的额定值。万一超过此额定值, 有可能造成产品劣化等物理性的损伤。

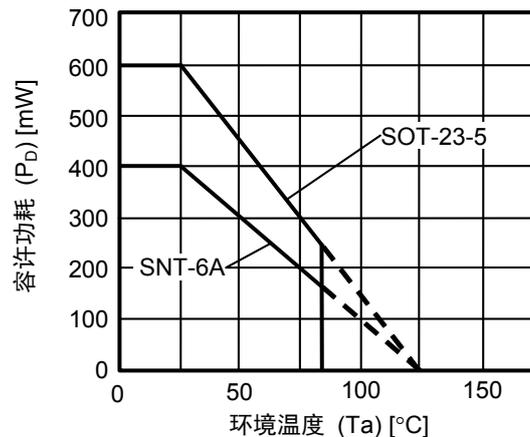


图7 封装容许功耗 (基板安装时)

■ 电气特性

1. N沟道开路漏极输出产品

表10

(除特殊注明以外 : Ta = +25°C)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路	
检测电压*1	-V _{DET}	1.2 V ≤ -V _{DET} < 2.2 V	-V _{DET(S)} - 0.022	-V _{DET(S)}	-V _{DET(S)} + 0.022	V	1	
		2.2 V ≤ -V _{DET} ≤ 5.0 V	-V _{DET(S)} × 0.99	-V _{DET(S)}	-V _{DET(S)} × 1.01	V	1	
滞后幅度	V _{HYS}	-	-V _{DET} × 0.03	-V _{DET} × 0.05	-V _{DET} × 0.07	V	1	
消耗电流	I _{SS}	V _{DD} = -V _{DET(S)} + 1.0 V	-	0.50	0.90	μA	2	
工作电压	V _{DD}	-	0.95	-	10.0	V	1	
输出电流	I _{OUT}	输出晶体管 N沟道 V _{DS} *2 = 0.5 V MR端子动态	V _{DD} = 0.95 V	0.59	1.00	-	mA	3
			V _{DD} = 1.2 V	0.73	1.33	-	mA	3
			V _{DD} = 2.4 V	1.47	2.39	-	mA	3
			V _{DD} = 4.8 V	1.86	2.50	-	mA	3
泄漏电流	I _{LEAK}	输出晶体管 N沟道 V _{DD} = 10.0 V, V _{OUT} = 10.0 V MR端子非动态	-	-	0.08	μA	3	
延迟时间*3	t _D	C _D = 4.7 nF	8.5	10.0	11.5	ms	4	
检测电压的温度系数*4	$\frac{\Delta - V_{DET}}{\Delta Ta \bullet -V_{DET}}$	Ta = -40°C ~ +85°C	-	±100	±350	ppm/°C	1	
MR端子输入电压 "H"	V _{MRH}	NA型 (MR端子逻辑动态 "L")	V _{DD} - 0.3	-	-	V	6	
		NB型 (MR端子逻辑动态 "H")	1.2	-	-	V	6	
MR端子输入电压 "L"	V _{MRL}	NA型 (MR端子逻辑动态 "L")	-	-	V _{DD} - 1.2	V	6	
		NB型 (MR端子逻辑动态 "H")	-	-	0.3	V	6	
MR端子输入电阻	R _{MR}	-	0.5	1.0	1.6	MΩ	6	

*1. -V_{DET} : 实际检测电压值、-V_{DET(S)} : 设定检测电压值 (表3及表4的检测电压范围内的中心值)

*2. V_{DS} : 输出晶体管的漏极、源极间电压。

*3. 通过100 kΩ的电阻将输出端子上拉至V_{DD}, 向V_{DD}端子外加0.95 V → -V_{DET(S)} + 1.0 V的脉冲电压后, V_{OUT}到达V_{DD} × 0.9的时间。

*4. 检测电压的温度变化 [mV/°C] 按如下公式计算出来。

$$\frac{\Delta - V_{DET}}{\Delta Ta} [\text{mV}/^\circ\text{C}]^{*1} = -V_{DET(S)}(\text{typ.})[\text{V}]^{*2} \times \frac{\Delta - V_{DET}}{\Delta Ta \bullet -V_{DET}} [\text{ppm}/^\circ\text{C}]^{*3} \div 1000$$

*1. 检测电压的温度变化

*2. 设定检测电压值

*3. 上述检测电压的温度系数

2. CMOS输出产品

表11

(除特殊注明以外 : Ta = +25°C)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路	
检测电压*1	-V _{DET}	1.2 V ≤ -V _{DET} < 2.2 V	-V _{DET(S)} - 0.022	-V _{DET(S)}	-V _{DET(S)} + 0.022	V	1	
		2.2 V ≤ -V _{DET} ≤ 5.0 V	-V _{DET(S)} × 0.99	-V _{DET(S)}	-V _{DET(S)} × 1.01	V	1	
滞后幅度	V _{HYS}	-	-V _{DET} × 0.03	-V _{DET} × 0.05	-V _{DET} × 0.07	V	1	
消耗电流	I _{SS}	V _{DD} = -V _{DET(S)} + 1.0 V	-	0.50	0.90	μA	2	
工作电压	V _{DD}	-	0.95	-	10.0	V	1	
输出电流	I _{OUT}	输出晶体管 N沟道 V _{DS} *2 = 0.5 V MR端子动态	V _{DD} = 0.95 V	0.59	1.00	-	mA	3
			V _{DD} = 1.2 V	0.73	1.33	-	mA	3
			V _{DD} = 2.4 V	1.47	2.39	-	mA	3
			V _{DD} = 4.8 V	1.86	2.50	-	mA	3
		输出晶体管 P沟道 V _{DS} *2 = 0.5 V	V _{DD} = 4.8 V S-1003Cx12 ~ 43	1.62	2.60	-	mA	5
			V _{DD} = 6.0 V	1.78	2.86	-	mA	5
延迟时间*3	t _D	C _D = 4.7 nF	8.5	10.0	11.5	ms	4	
检测电压的温度系数*4	$\frac{\Delta - V_{DET}}{\Delta Ta \cdot -V_{DET}}$	Ta = -40°C ~ +85°C	-	±100	±350	ppm/°C	1	
MR端子输入电压 "H"	V _{MRH}	CA型 (MR端子逻辑动态 "L")	V _{DD} - 0.3	-	-	V	6	
		CB型 (MR端子逻辑动态 "H")	1.2	-	-	V	6	
MR端子输入电压 "L"	V _{MRL}	CA型 (MR端子逻辑动态 "L")	-	-	V _{DD} - 1.2	V	6	
		CB型 (MR端子逻辑动态 "H")	-	-	0.3	V	6	
MR端子输入电阻	R _{MR}	-	0.5	1.0	1.6	MΩ	6	

*1. -V_{DET} : 实际检测电压值、-V_{DET(S)} : 设定检测电压值 (表5及表6的检测电压范围内的中心值)

*2. V_{DS} : 输出晶体管的漏极、源极间电压。

*3. 向V_{DD}端子外加0.95 V → -V_{DET(S)} + 1.0 V的脉冲电压后, V_{OUT}到达V_{DD} × 0.9的时间。

*4. 检测电压的温度变化 [mV/°C] 按如下公式计算出来。

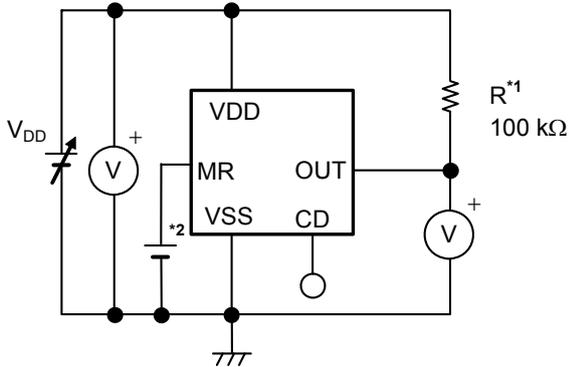
$$\frac{\Delta - V_{DET}}{\Delta Ta} \text{ [mV/°C]}^*1 = -V_{DET(S)} \text{ (typ.) [V]}^*2 \times \frac{\Delta - V_{DET}}{\Delta Ta \cdot -V_{DET}} \text{ [ppm/°C]}^*3 \div 1000$$

*1. 检测电压的温度变化

*2. 设定检测电压值

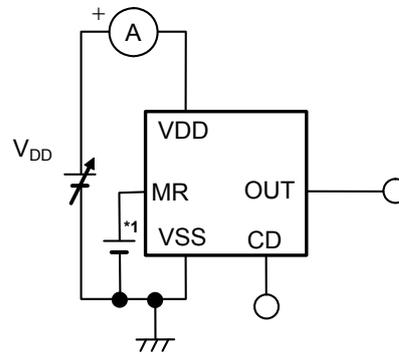
*3. 上述检测电压的温度系数

■ 测定电路



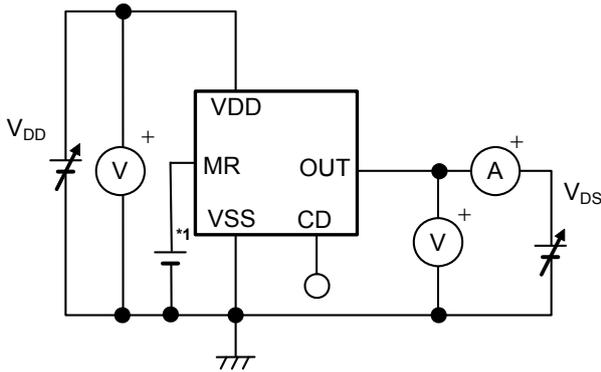
- *1. CMOS输出产品不需要R。
- *2. 设定为V_{DD}或GND (MR端子非动态)。

图8 测定电路1



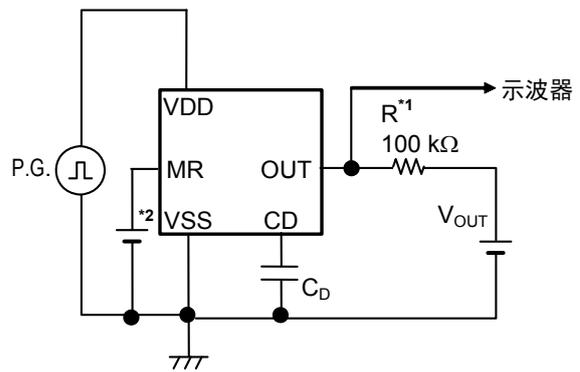
- *1. 设定为V_{DD}或GND (MR端子非动态)。

图9 测定电路2



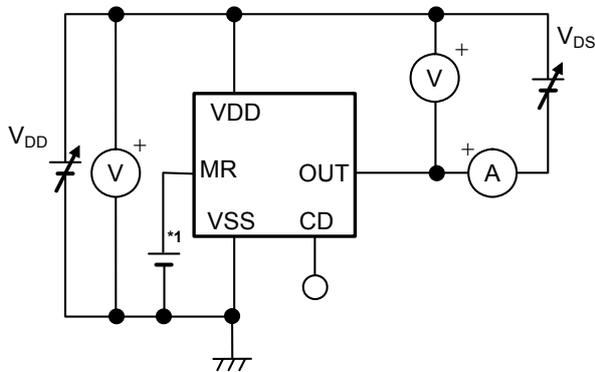
- *1. 设定为V_{DD}或GND。

图10 测定电路3



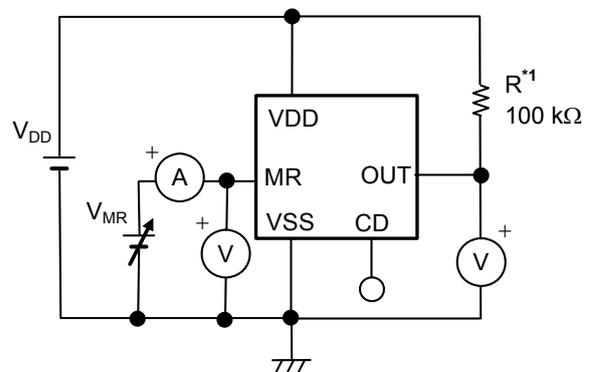
- *1. CMOS输出产品不需要R。
- *2. 设定为V_{DD}或GND (MR端子非动态)。

图11 测定电路4



- *1. 设定为V_{DD}或GND (MR端子非动态)。

图12 测定电路5

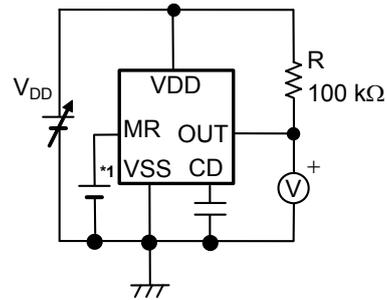
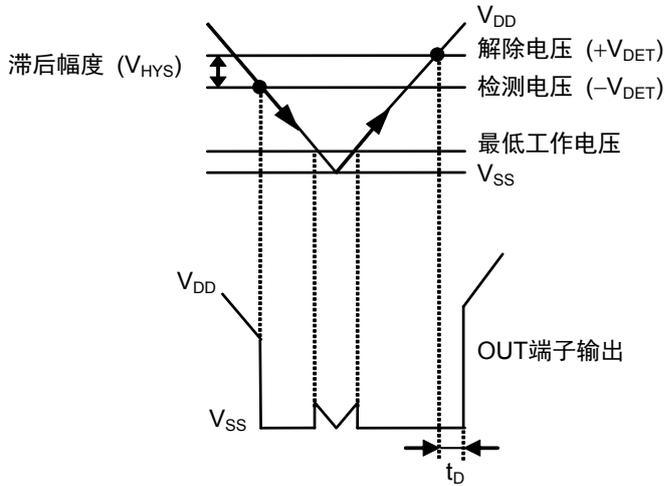


- *1. CMOS输出产品不需要R。

图13 测定电路6

■ 时序图

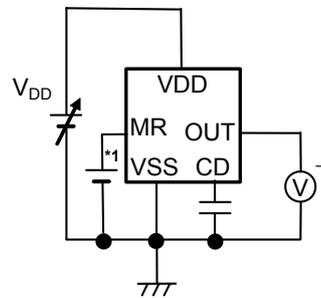
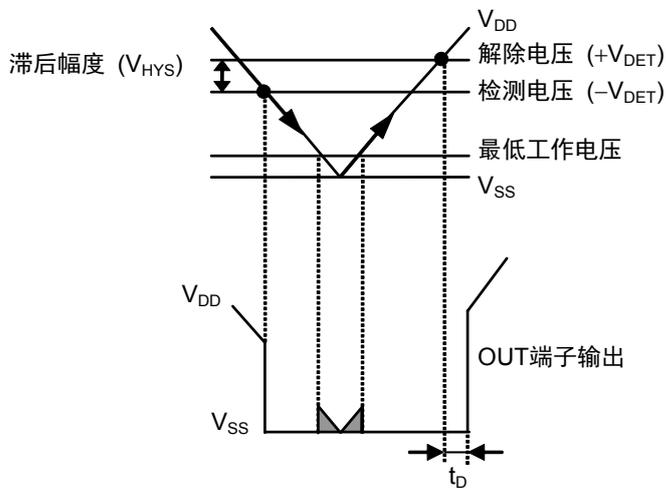
1. N沟道开路漏极输出产品



*1. 设定为V_{DD}或GND (MR端子非动态)。

图14

2. CMOS输出产品



*1. 设定为V_{DD}或GND (MR端子非动态)。

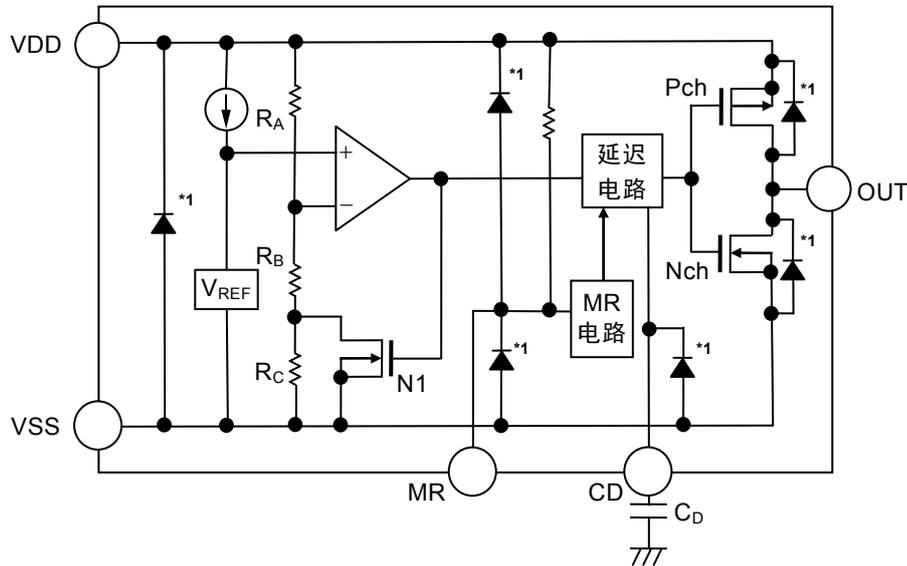
备注 V_{DD}在最低工作电压以下时, 阴影范围内的OUT端子的输出电压不固定。

图15

■ 工作说明

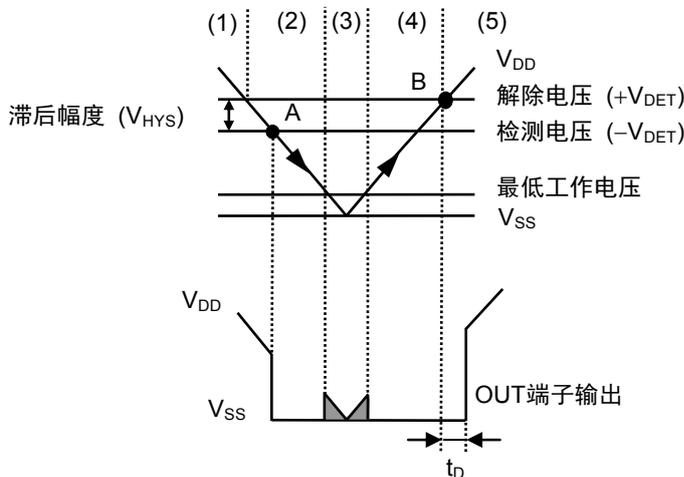
1. 基本工作：CMOS输出 (动态 "L") 产品

- (1) 电源电压 (V_{DD}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为关, P沟道晶体管变为开, 输出 V_{DD} (输出 "H")。此时, 图16的N沟道晶体管N1为关状态, 向比较器输入的输入电压变为 $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ 。
- (2) V_{DD} 即使降低到 $+V_{DET}$ 以下, 只要高于检测电压 ($-V_{DET}$), 就能输出 V_{DD} 。 V_{DD} 变为 $-V_{DET}$ (图17的A点) 以下时, 输出方的N沟道晶体管变为开, P沟道晶体管变为关, 输出 V_{SS} (输出 "L")。此时, 图16的N沟道晶体管N1变为开状态, 向比较器输入的输入电压变为 $\frac{R_B \cdot V_{DD}}{R_A + R_B}$ 。
- (3) V_{DD} 进一步下降, 若处在IC的最低工作电压以下输出就会不固定, 在输出被上拉的情况下, 输出变为 V_{DD} 。
- (4) 使 V_{DD} 上升到最低工作电压以上时, 输出 V_{SS} 。另外, 即使 V_{DD} 超过了 $-V_{DET}$, 在不足 $+V_{DET}$ 的情况下输出变为 V_{SS} 。
- (5) 再继续使 V_{DD} 上升, 到 $+V_{DET}$ (图17的B点) 以上时, N沟道晶体管变为关, P沟道晶体管变为开, 输出 V_{DD} 。此时, 经过延迟时间 (t_D) 后, 从OUT端子输出 V_{DD} 。



*1. 寄生二极管

图16 工作说明图1



备注 V_{DD} 在最低工作电压以下时, 阴影范围内的OUT端子的输出电压不固定。

图17 工作说明图2

2. 手动复位功能

OUT端子电压可由MR端子输入电压 (V_{MR}) 强制切换为检测状态。

不使用手动复位功能时, 将S-1003系列xA型设定为 $V_{MR} = V_{DD}$, 将S-1003系列xB型设定为 $V_{MR} = V_{SS}$ 。

注意 在开路状态下使用MR端子时, 请在实际使用条件下进行充分的实测。电源变动时手动复位功能有可能因MR端子的寄生容量而异常运转。

2.1 S-1003系列xA型 (MR端子逻辑动态 "L")

(1) MR端子 = "L"

V_{DD} 端子电压在解除电压 ($+V_{DET}$) 以上时, 如果向MR端子施加MR端子输入电压 "L" (V_{MRL}) 以下的电压, OUT端子则立即从解除状态切换为检测状态。

(2) MR端子 = "H"

如果向MR端子施加MR端子输入电压 "H" (V_{MRH}) 以上的电压, OUT端子输出可根据 V_{DD} 端子电压被决定为 "H" 或 "L"。

经过延迟时间 (t_D) 后, OUT端子从检测状态切换为解除状态。

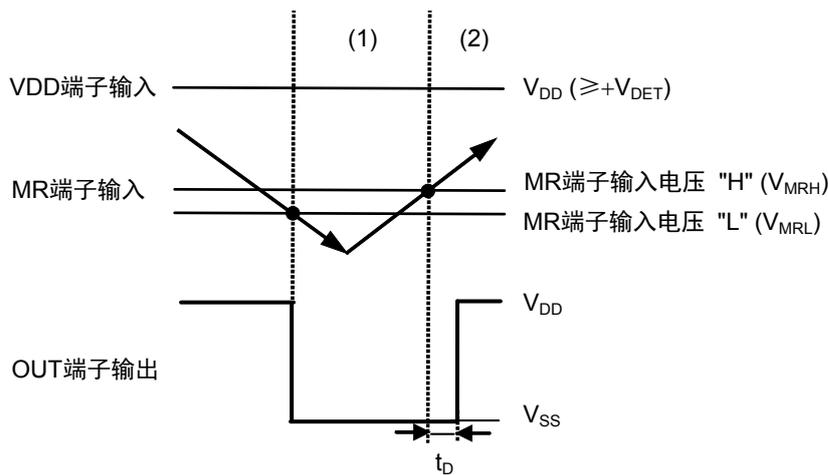
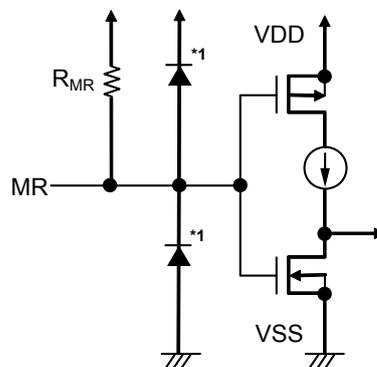


图18 MR端子逻辑动态 "L" 的时序图

備考 由于MR端子在内部被上拉至 V_{DD} 端子, 在浮动状态时OUT端子输出可根据 V_{DD} 端子电压被决定为 "H" 或 "L" (参照图19)。



*1. 寄生二极管

图19

2.2 S-1003系列xB型 (MR端子逻辑动态 "H")

(1) MR端子 = "H"

VDD端子电压在解除电压 ($+V_{DET}$) 以上时, 如果向MR端子施加MR端子输入电压 "H" (V_{MRH}) 以上的电压, OUT端子则立即从解除状态切换为检测状态。

(2) MR端子 = "L"

如果向MR端子施加MR端子输入电压 "L" (V_{MRL}) 以下的电压, OUT端子输出可根据VDD端子电压被决定为 "H" 或 "L"。

经过延迟时间 (t_D) 后, OUT端子从检测状态切换为解除状态。

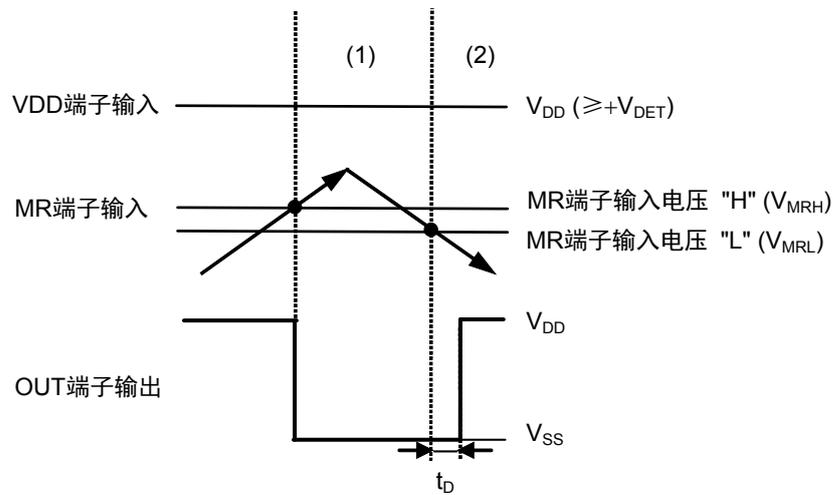
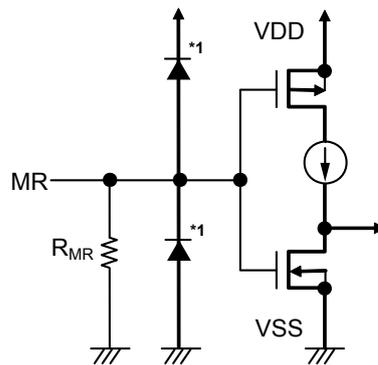


图20 MR端子逻辑动态 "H" 的时序图

備考 由于MR端子在内部被下拉至VSS端子, 在浮动状态时OUT端子输出可根据VDD端子电压被决定为 "H" 或 "L" (参照图21)。



*1. 寄生二极管

图21

2.3 手动复位功能的注意事项

2.3.1 手动复位功能切换时的转换速率

尽管MR端子输入电压 "L" (V_{MRL}) 和MR端子输入电压 "H" (V_{MRH}) 具有滞后幅度, MR端子电压切换时如果转换速率 (参照图22、图23) 过低则有可能导致IC的误工作, 请加以注意。

转换速率按下列公式求出。

$$\text{转换速率} = \frac{V_{MRH} - V_{MRL}}{\Delta t}$$

(1) MR端子逻辑为动态 "L" 时

电源 - VDD端子间的寄生电阻 (R_P) 如果过高, OUT端子电压则有可能发生震荡。

- $R_P \geq 8 \text{ k}\Omega$ 时: 在VDD端子 - VSS端子间连接1 nF以上的电容器。
- $5 \text{ k}\Omega \leq R_P < 8 \text{ k}\Omega$ 时: 如果转换速率在100 V/s以上, 则不需要电容器。
- $R_P < 5 \text{ k}\Omega$ 时: 如果转换速率在1 V/s以上, 则不需要电容器。

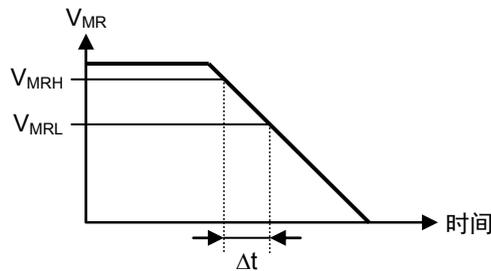


图22

(2) MR端子逻辑为动态 "H" 时

请在CD端子上连接100 pF以上的电容器, 将转换速率设定在20 V/s以上。

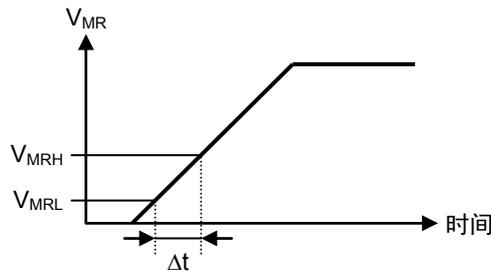


图23

2.4 在电源电压 (V_{DD}) 和VDD端子间连接电阻 (R_A) 时

MR端子电压 (V_{MR}) 为中间电位 (特别是 $V_{MRL} < V_{MR} < V_{MRH}$) 时, 消耗电流增加 $25\ \mu\text{A}$ (最大值)。此电流流经 R_A , 引起电压下降。因而如果VDD端子电压 (V_{IN}) 在检测电压 ($-V_{DET}$) 以下, OUT端子则切换为检测状态, 检测状态或解除状态不被 V_{MR} 所控制。只要不提升 V_{DD} , OUT端子就有可能不能切换为解除状态 (参照图24)。

(1) MR端子逻辑为动态 "L" 时

$V_{IN} > V_{MR}$ 时, MR端子输入电阻 (R_{MR}) 也流入电流。例如, 当 $V_{IN} = 10\ \text{V}$ 、 $V_{MR} = 1\ \text{V}$ 、 $R_{MR} = 0.5\ \text{M}\Omega$ (最小值) 时, $18\ \mu\text{A}$ 的电流从VDD端子流入MR端子。因此, 按下式条件来设定 R_A 。

$$R_A \leq (V_{DD} - (-V_{DET})) / (25\ \mu\text{A} + \text{MR端子电流})$$

(2) MR端子逻辑为动态 "H" 时

按下式条件来设定 R_A 。

$$R_A \leq (V_{DD} - (-V_{DET})) / 25\ \mu\text{A}$$

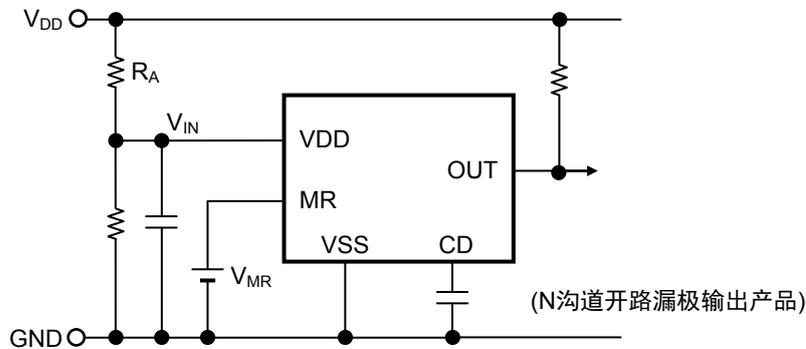


图24

3. 延迟电路

延迟电路在电源电压 (V_{DD}) 开始上升时, 迟于 V_{DD} 的电压变为解除电压 ($+V_{DET}$) 时, 将输出信号输出到OUT端子。另外, V_{DD} 下降到检测电压 ($-V_{DET}$) 以下时, 输出信号不被延迟 (请参阅 "图17 工作说明图2")。

延迟时间 (t_D) 是由内置的恒流电流 (大约100 nA)、延迟用电容器 (C_D) 的时间参数以及CD端子处于开路状态时的延迟时间 (t_{D0}) 而决定, 按如下公式计算出来。当在 C_D 的数值足够大的情况下, 可以忽视 t_{D0} 的数值。

$$t_D [\text{ms}] = \text{延迟系数} \times C_D [\text{nF}] + t_{D0} [\text{ms}]$$

表12 延迟系数

工作温度	延迟系数		
	最小值	典型值	最大值
$T_a = +85^\circ\text{C}$	1.60	1.89	2.13
$T_a = +25^\circ\text{C}$	1.78	2.05	2.30
$T_a = -40^\circ\text{C}$	2.01	2.31	2.71

表13 延迟时间

工作温度	延迟时间 (t_{D0})		
	最小值	典型值	最大值
$T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$	0.021 ms	0.044 ms	0.147 ms

注意 1. CD端子处于开路状态时, 在解除时如图25示会出现双脉冲的情况。出现双脉冲问题时, 请在CD端子处连接100 pF以上的电容后再使用。另外, 请不要从外部对CD端子施加电压。

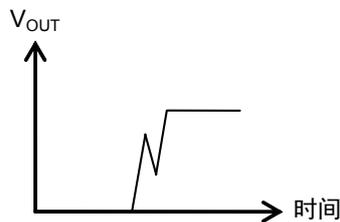


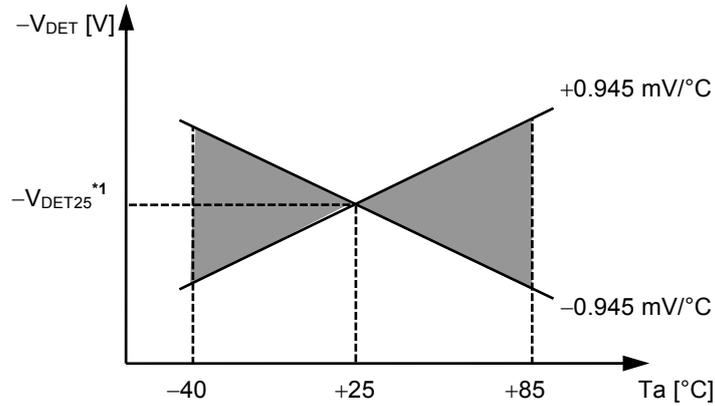
图25

2. 因为CD端子的阻抗很高, 在实际的基板布局时请注意不要从外部向此端子流入电流, 或者流出电流 (有可能无法得到正确的延迟时间)。
3. 只要选择相对内置恒流电流值可以忽视电容器本身的泄漏电流的产品, C_D 的容量就不受限制。若有泄漏电流, 延迟时间就会产生误差。另外, 若有内置恒流电流以上的泄漏电流就不能进行解除。

4. 其他特性

4.1 检测电压的温度特性

检测电压的温度特性在工作温度范围内表示为如图26所示的阴影范围。



*1. $-V_{DET25}$ 为在 $T_a = +25^\circ\text{C}$ 时的检测电压值

图26 检测电压的温度特性 ($-V_{DET} = 2.7\text{ V}$ 时的例子)

4.2 解除电压的温度特性

解除电压的温度变化 $\frac{\Delta + V_{DET}}{\Delta T_a}$ 是利用检测电压的温度变化 $\frac{\Delta - V_{DET}}{\Delta T_a}$ ，通过下面的公式计算出来。

$$\frac{\Delta + V_{DET}}{\Delta T_a} = \frac{+V_{DET}}{-V_{DET}} \times \frac{\Delta - V_{DET}}{\Delta T_a}$$

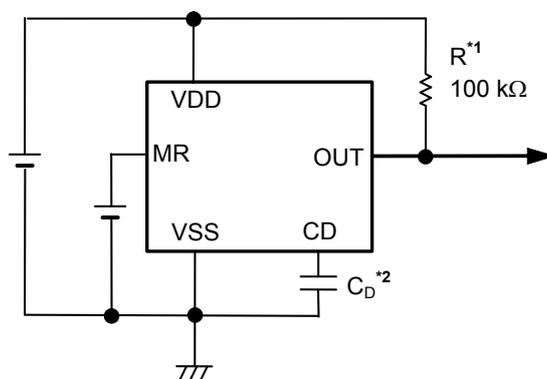
因此，解除电压的温度变化和检测电压的温度变化具有相同符号的特性。

4.3 滞后电压的温度特性

滞后电压的温度变化为 $\frac{\Delta + V_{DET}}{\Delta T_a} - \frac{\Delta - V_{DET}}{\Delta T_a}$ ，通过下面的公式计算出来。

$$\frac{\Delta + V_{DET}}{\Delta T_a} - \frac{\Delta - V_{DET}}{\Delta T_a} = \frac{V_{HYS}}{-V_{DET}} \times \frac{\Delta - V_{DET}}{\Delta T_a}$$

■ 标准电路



- *1. CMOS输出产品不需要R。
- *2. 请将延迟用电容器 (C_D) 直接与CD端子和VSS端子相连接。

图27

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

■ 用语说明

1. 检测电压 ($-V_{DET}$)

检测电压是图30中的输出切换到 "L" 时的电压。即使是同样的产品的检测电压也有不同程度的差异，因此差异而引起的检测电压的最小值 ($-V_{DET}$ (最小值)) 到最大值 ($-V_{DET}$ (最大值)) 的范围称为检测电压范围 (参阅图28)。

例： S-1003Cx15的检测电压为 $1.478\text{ V} \leq -V_{DET} \leq 1.522\text{ V}$ 的范围内的一点。
也就是说，既有 $-V_{DET} = 1.478\text{ V}$ 的产品，也有 $-V_{DET} = 1.522\text{ V}$ 的产品。

2. 解除电压 ($+V_{DET}$)

解除电压是图30中的输出切换到 "H" 时的电压。即使是同样的产品的解除电压也有不同程度的差异，因此差异而引起的解除电压的最小值 ($+V_{DET}$ (最小值)) 到最大值 ($+V_{DET}$ (最大值)) 的范围称为解除电压范围 (参阅图29)。此值可以从产品的实际检测电压 ($-V_{DET}$) 中求出，在 $-V_{DET} \times 1.03 \leq +V_{DET} \leq -V_{DET} \times 1.07$ 的范围内。

例： S-1003Cx15系列产品全体的解除电压为 $1.522\text{ V} \leq +V_{DET} \leq 1.629\text{ V}$ 的范围内的一点。
也就是说，既有 $+V_{DET} = 1.522\text{ V}$ 的产品，也有 $+V_{DET} = 1.629\text{ V}$ 的产品。

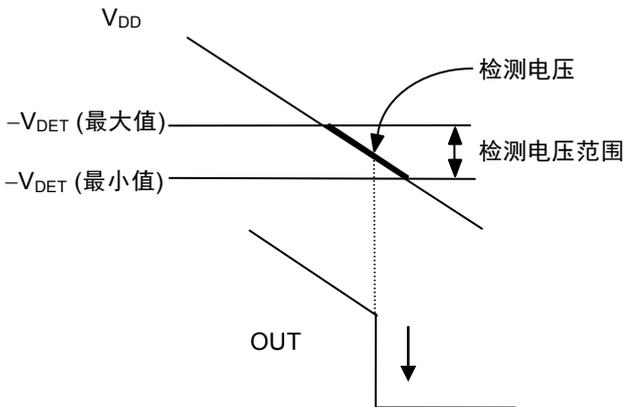


图28 检测电压

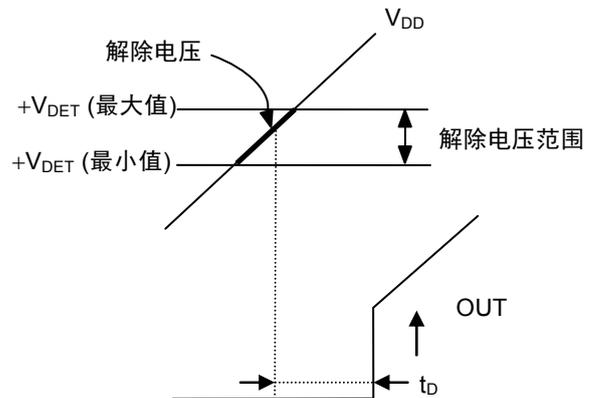
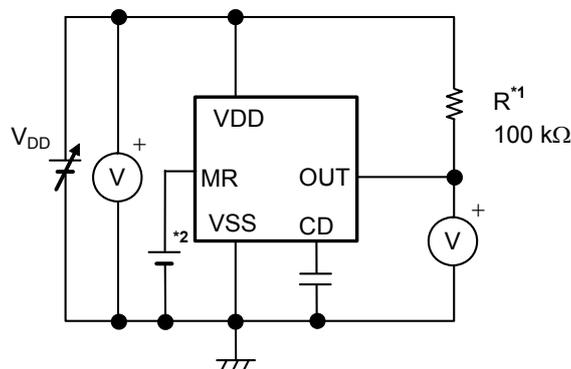


图29 解除电压



- *1. CMOS输出产品不需要R。
- *2. 设定为 V_{DD} 或GND (MR端子非动态)。

图30 检测电压、解除电压的测定电路

3. 滞后幅度 (V_{HYS})

滞后幅度表示检测电压与解除电压之间的电压差 (“图17 工作说明图2” 中B点的电压 - A点的电压 = V_{HYS})。在检测电压与解除电压之间带有滞后幅度，可以防止在因噪声等侵入输入电压时而产生的误工作。

4. 延迟时间 (t_D)

向VDD端子输入的输入电压从超过解除电压值 ($+V_{DET}$) 开始到实际上OUT端子的输出反转为止的时间称为延迟时间，此值可以通过延迟用电容器 (C_D) 的容量而改变。

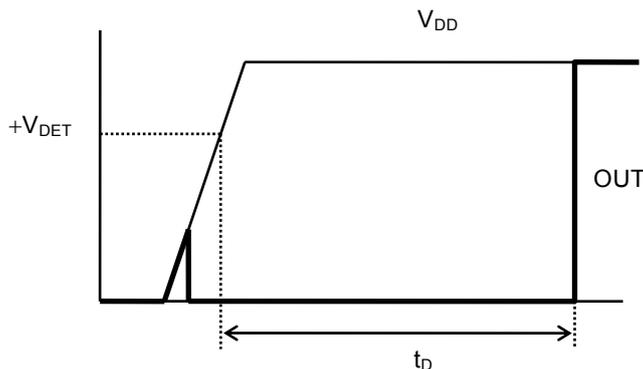


图31 延迟时间

5. 击穿电流

击穿电流是在电压检测器的检测以及解除时瞬间流经的电流。此击穿电流在输出方式为CMOS类型的产品中比较大，在N沟道开路漏极产品中也会稍许流经。

6. 振荡

在输入处连接电阻的应用电路中 (图32)，例如CMOS输出 (动态 "L") 产品的情况下，输出从 "L" 切换到 "H" 时 (解除时)，由于流经击穿电流，会发生 [击穿电流] × [输入电阻] 的份额的电压下降。输入电压降低到检测电压以下时，输出从 "H" 切换到 "L"。输出变为 "L" 时，因为不会流经击穿电流，所以没有电压下降份额，输出从 "L" 切换到 "H"。输出变为 "H" 后，再次流经击穿电流时，会发生电压下降。此状态的反复发生称为振荡。

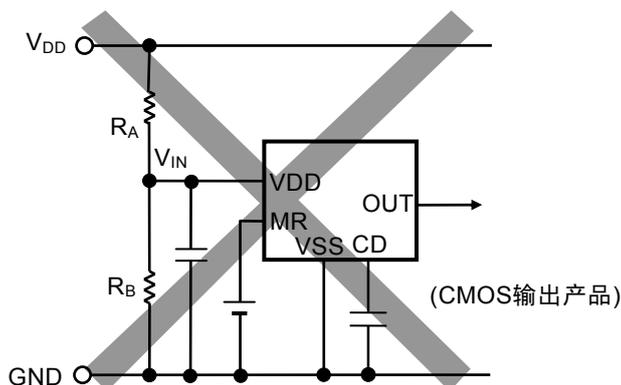


图32 检测电压改变电路不良事例

■ 注意事项

- 本IC虽内置了防静电保护电路，但请不要对IC施加超过保护电路性能的过大静电。
- CMOS输出产品在检测以及解除时会流经击穿电流。因此，若输入设在高阻抗，则会有因解除时的击穿电流引起的电压降低而导致振荡的情况发生。
- 当在CMOS输出产品处连接下拉电阻且电源电压 (V_{DD}) 的下降时间在检测电压附近比较缓慢时，有可能会发生振荡。
- 本资料中所记载的应用电路用于大量生产设计的情况下，请注意部件的偏差与温度特性。另外，有关所记载电路的专利，本公司概不承担相应责任。
- 使用本公司的IC生产产品时，如因其产品中对该IC的使用方法或产品的规格、或因进口国等原因，使包括本IC产品在内的制品发生专利纠纷时，本公司概不承担相应责任。
- 如图33所示，N沟道开路漏极输出产品在连接输入电阻 (R_A) 时为了防止振荡，请设定 $R_A \leq 100 \text{ k}\Omega$ 。另外，滞后幅度会如下所示有上升的可能，敬请注意。

$$\text{最大滞后幅度} = V_{HYS} + R_A \cdot 20 \mu\text{A}$$

- 使用手动复位功能时，请参阅 "■ 工作说明" 的 "2.4 在电源电压 (V_{DD}) 和VDD端子间连接电阻 (R_A) 时" 来设定参数。

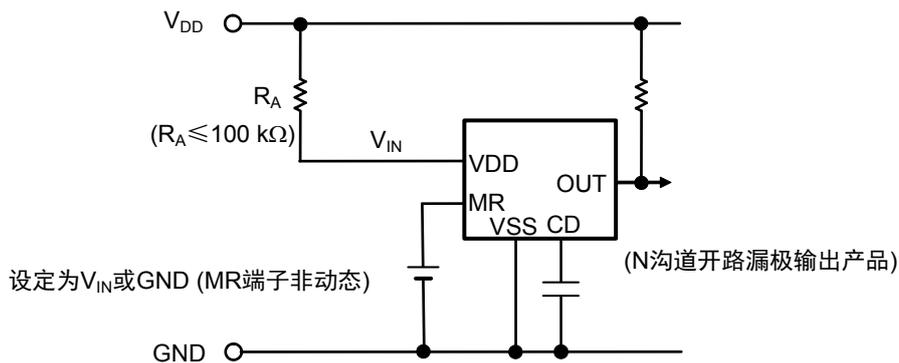


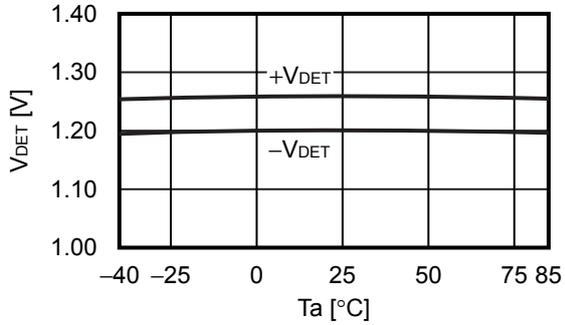
图33

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

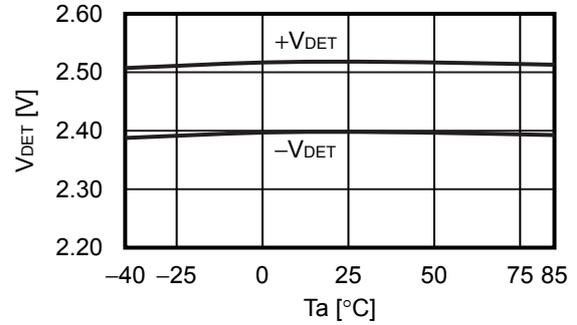
■ 各种特性数据 (典型数据)

1. 检测电压 (V_{DET}) – 温度 (T_a)

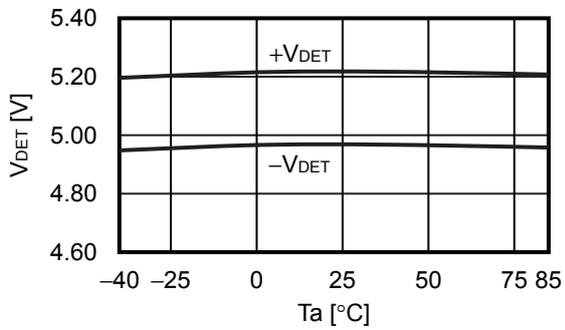
S-1003CA12



S-1003CA24

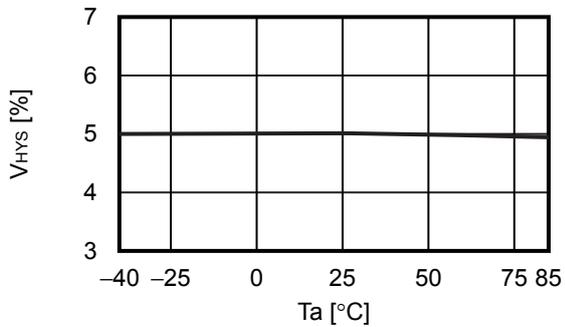


S-1003CA50

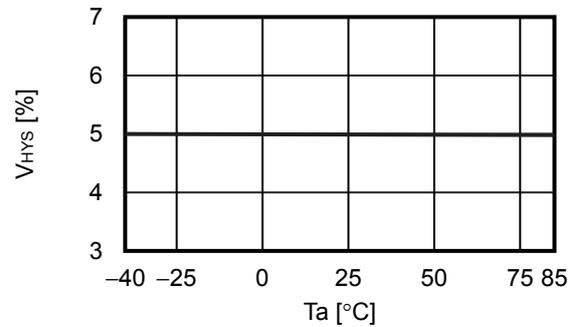


2. 滞后幅度 (V_{HYS}) – 温度 (T_a)

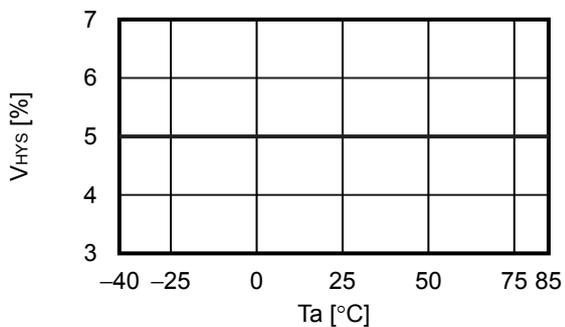
S-1003CA12



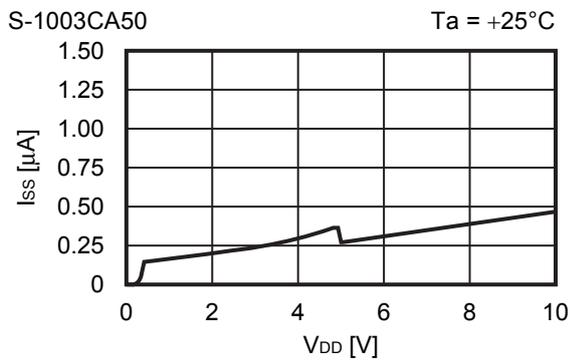
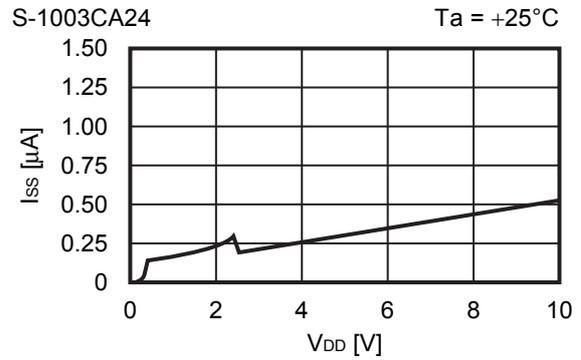
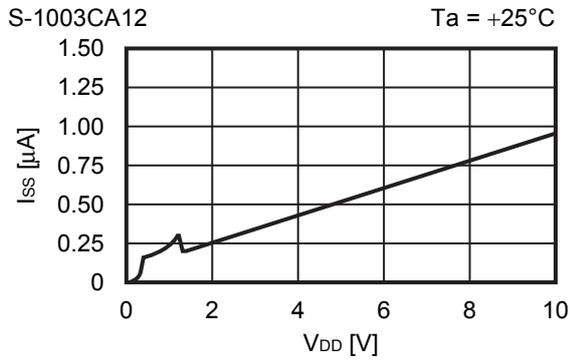
S-1003CA24



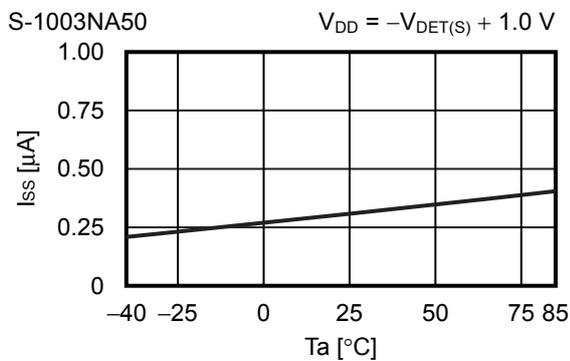
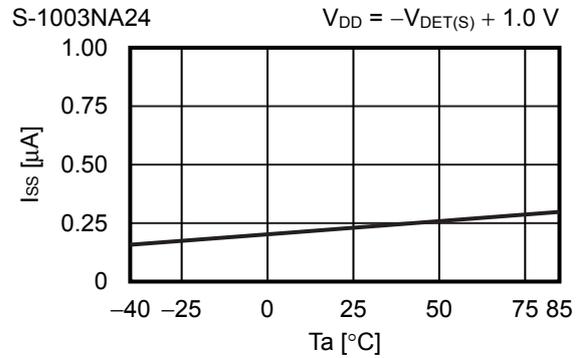
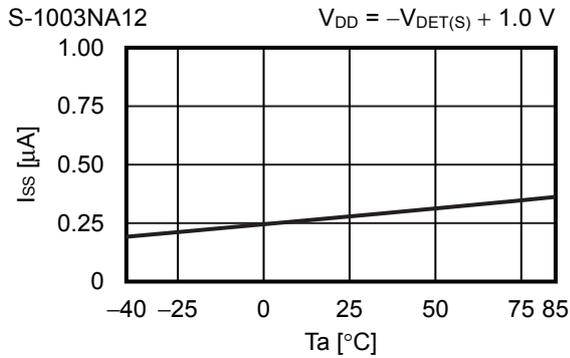
S-1003CA50



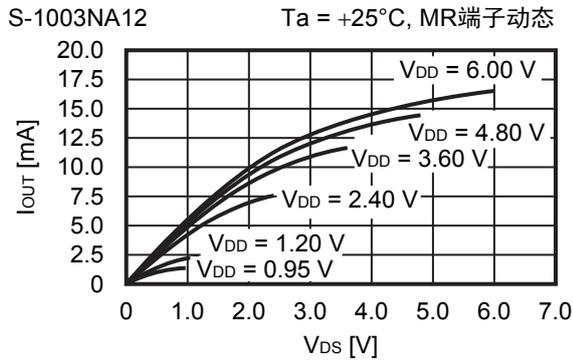
3. 消耗电流 (I_{SS}) - 输入电压 (V_{DD})



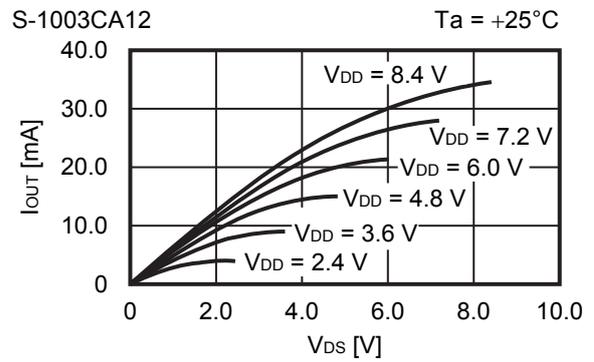
4. 消耗电流 (I_{SS}) - 温度 (T_a)



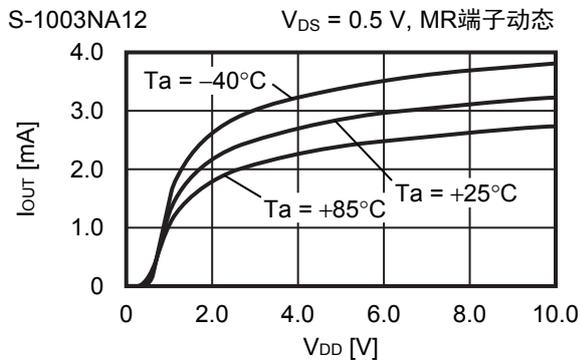
5. N沟道晶体管输出电流 (I_{OUT}) - V_{DS}



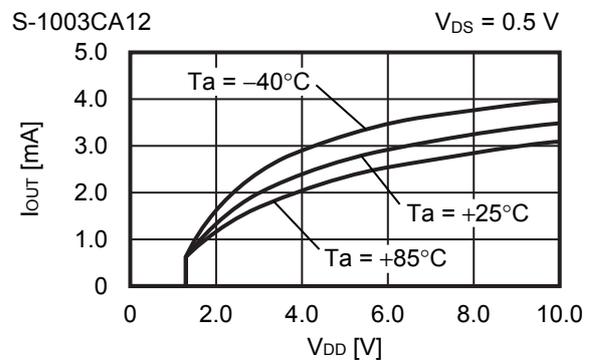
6. P沟道晶体管输出电流 (I_{OUT}) - V_{DS}



7. N沟道晶体管输出电流 (I_{OUT}) - 输入电压 (V_{DD})

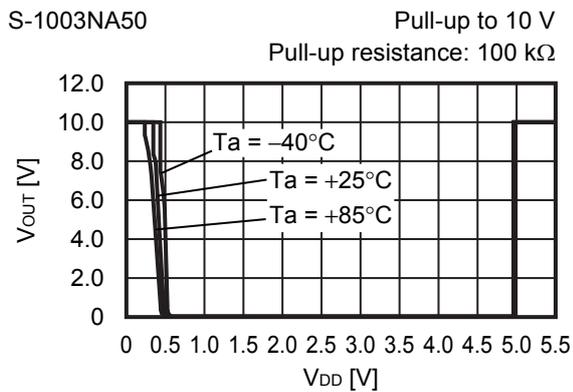
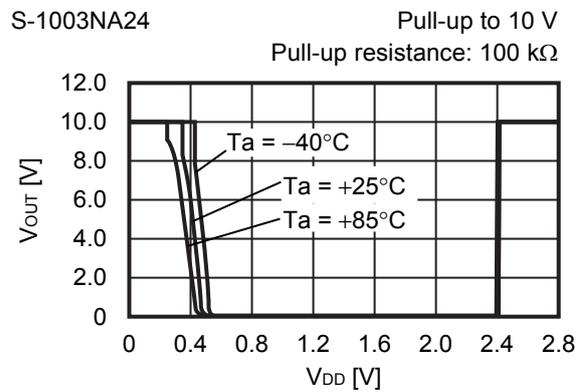
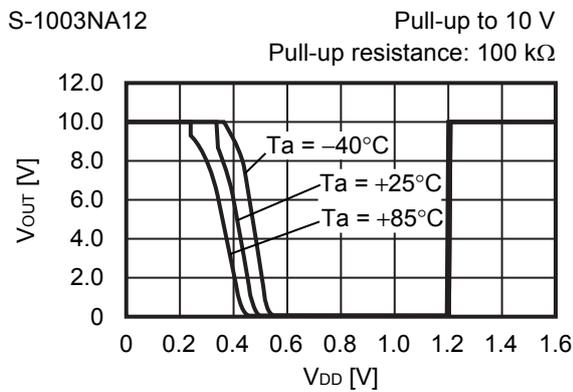
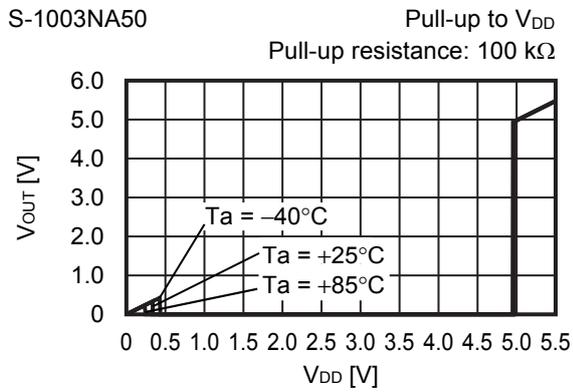
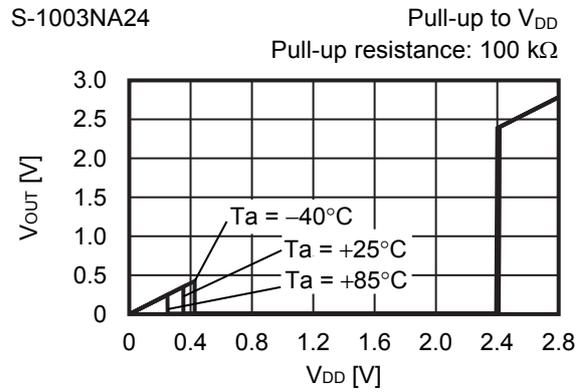
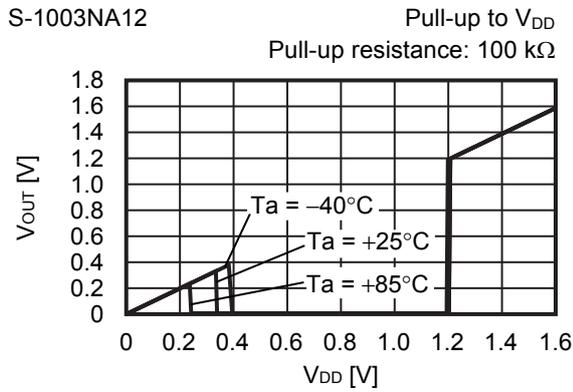


8. P沟道晶体管输出电流 (I_{OUT}) - 输入电压 (V_{DD})



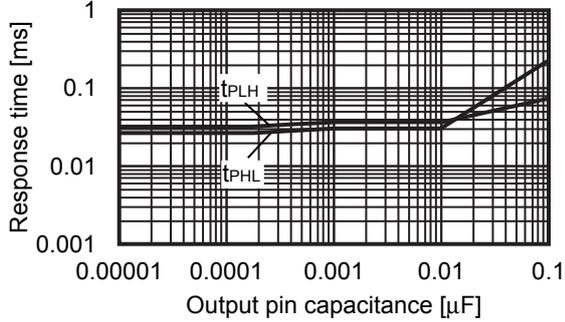
备注 V_{DS} : 输出晶体管的漏极、源极间电压。

9. 最低工作电压 (V_{OUT}) – 输入电压 (V_{DD})

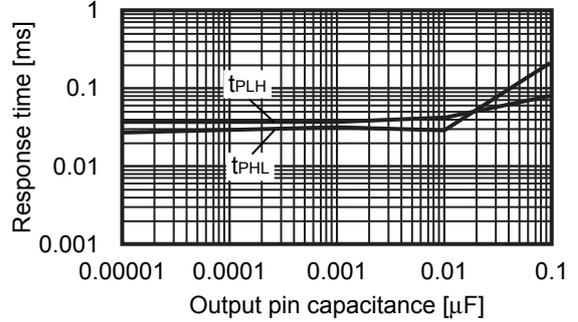


10. 动态响应特性 – 输出端子电容 (C_{OUT}) (CD端子为开路状态)

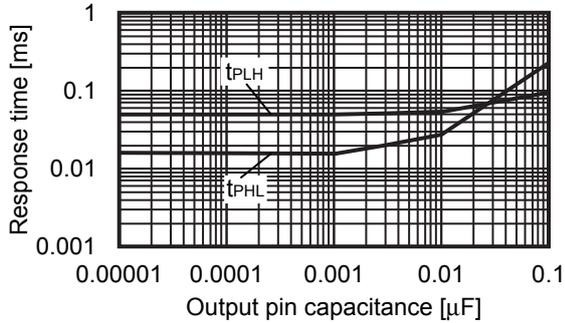
S-1003CA12



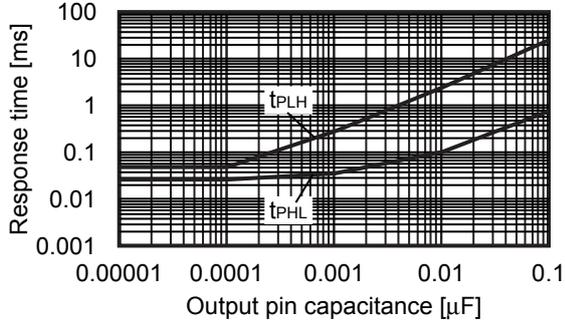
S-1003CA24



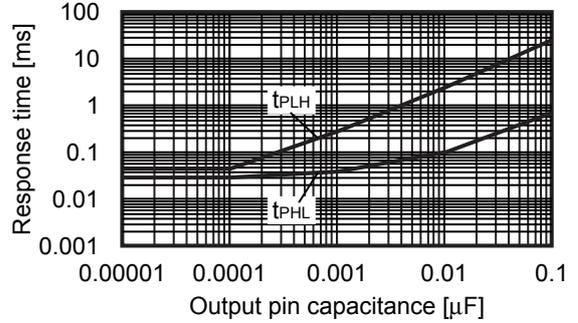
S-1003CA50



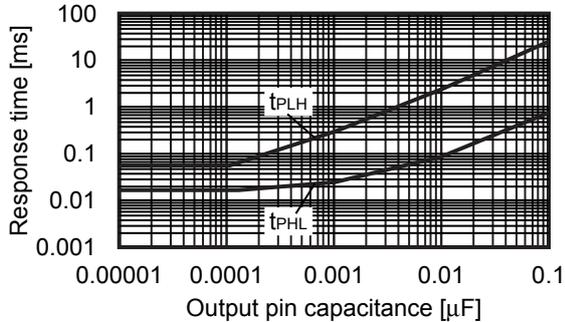
S-1003NA12

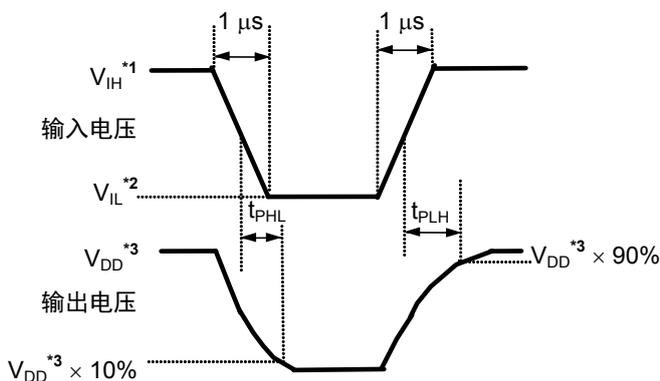


S-1003NA24



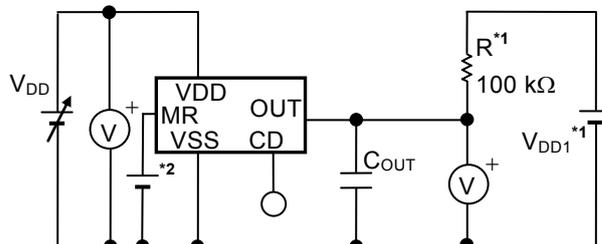
S-1003NA50





- *1. $V_{IH} = 10\text{ V}$
- *2. $V_{IL} = 0.95\text{ V}$
- *3. CMOS输出产品 : V_{DD}
N沟道开路漏极输出产品 : V_{DD1}

图34 响应时间的测定条件

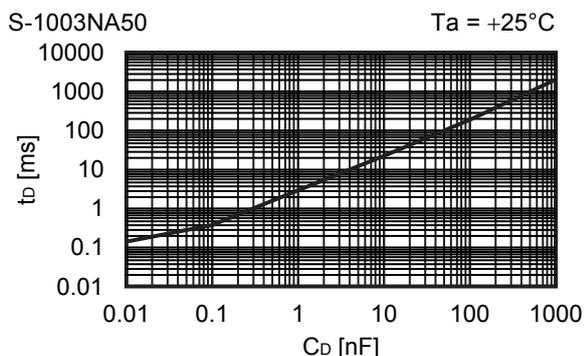
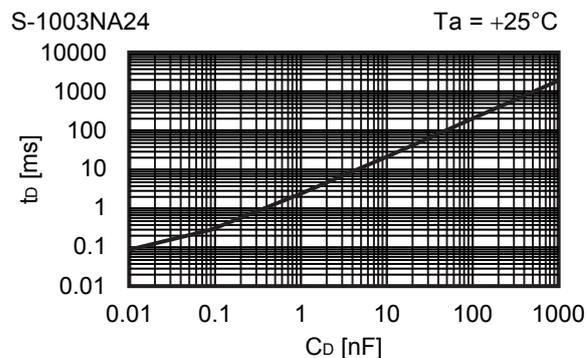
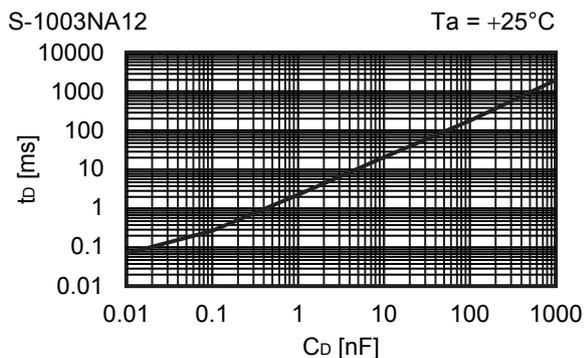


- *1. CMOS输出产品不需要R和 V_{DD1} 。
- *2. 设定为 V_{DD} 或GND (MR端子非动态)。

图35 响应时间的测定电路

注意 1. 上述连接图以及参数并不作为保证电路工作的依据, 实际的应用电路请在进行充分的实测基础上设定参数。
2. CD端子处于开路状态时, 在解除时会出现双脉冲的情况。
出现双脉冲问题时, 请在CD端子处连接100 pF以上的电容后再使用。
检测时的应答时间 (t_{PHL}) 不受CD端子电容的影响。另外, 解除时的应答时间 (t_{PLH}) 通过连接CD端子可以设定延迟时间。详情请参阅 "11. 延迟时间 (t_D) - CD端子电容 (C_D) (无输出端子电容)"。

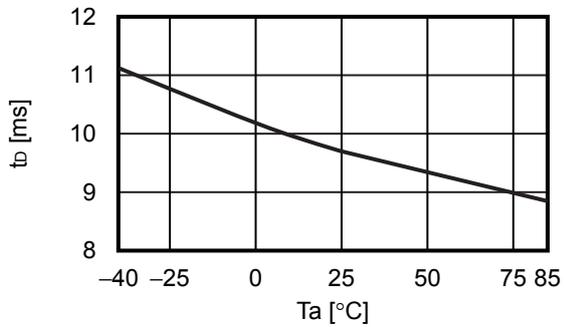
11. 延迟时间 (t_D) - CD端子电容 (C_D) (无输出端子电容)



12. 延迟时间 (t_D) – 温度 (T_a)

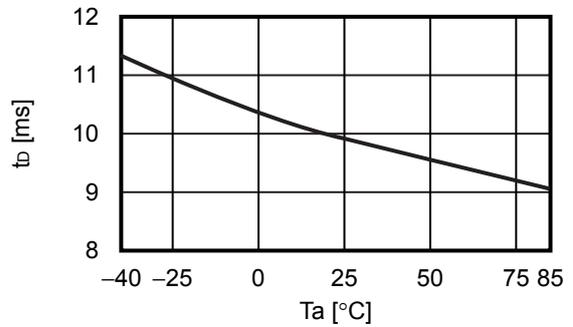
S-1003NA12

$C_D = 4.7 \text{ nF}$, $V_{DD} = 0.95 \text{ V} \rightarrow -V_{DET(S)} + 1.0 \text{ V}$



S-1003NA24

$C_D = 4.7 \text{ nF}$, $V_{DD} = 0.95 \text{ V} \rightarrow -V_{DET(S)} + 1.0 \text{ V}$



S-1003NA50

$C_D = 4.7 \text{ nF}$, $V_{DD} = 0.95 \text{ V} \rightarrow -V_{DET(S)} + 1.0 \text{ V}$

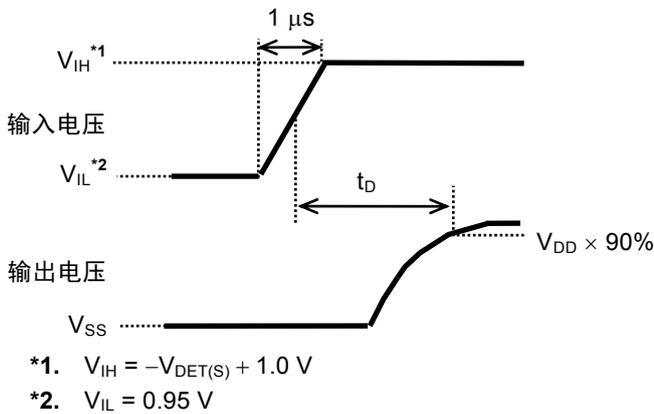
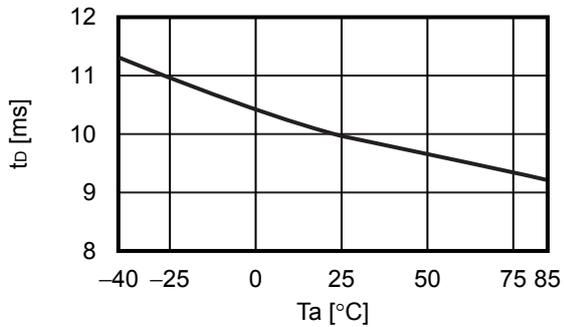
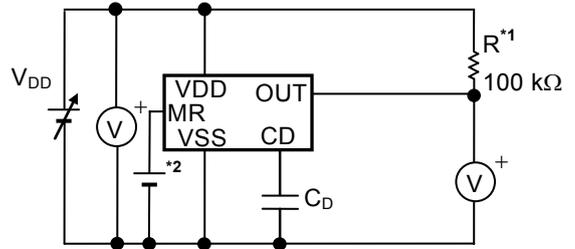


图36 延迟时间的测定条件



- *1. CMOS输出产品不需要R。
- *2. 设定为 V_{DD} 或GND (MR端子非动态)。

图37 延迟时间的测定电路

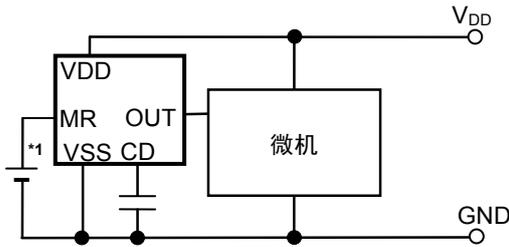
注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

■ 应用电路例

1. 微机等的复位电路

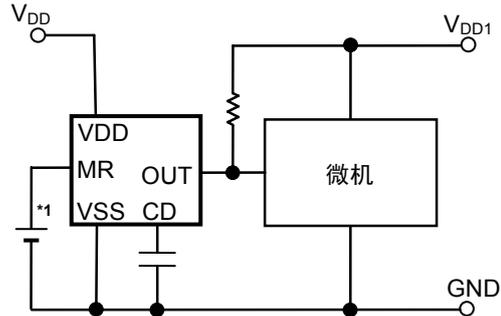
在微机电脑在电源电压比工作保证电压还低的情况下，执行规定以外的操作，有可能破坏内存寄存器的内容。另外，电源恢复到正常电位时，如果不把微机设定到规定的初始状态，会导致以后的异常工作。为了防止这样的事故，在电源的瞬间切断或者瞬间停止时一定要进行复位工作。

S-1003系列电压检测器因为工作保证电压低、检测电压精度高、并备有滞后功能，可以如图38、图39所示，简单地构成复位电路。



*1. 设定为V_{DD}或GND (MR端子非动态)。

图38 复位电路示例 (CMOS输出产品)



*1. 设定为V_{DD}或GND (MR端子非动态)。

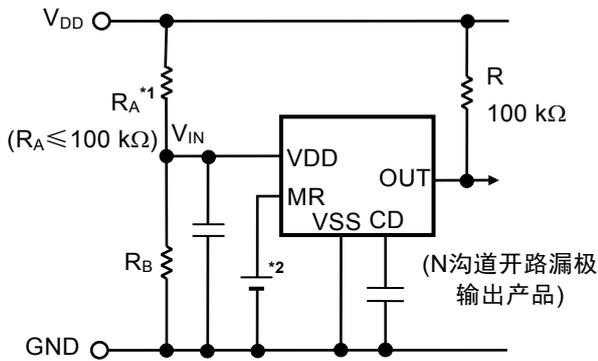
图39 复位电路示例 (N沟道开路漏极输出产品)

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

2. 检测电压的改变 (仅限N沟道开路漏极输出产品)

在S-1003N系列中, 如果没有您需要的检测电压值的产品时, 可以如图40、图41所示, 利用分割电阻或者二极管来改变检测电压。

图40的情况下滞后幅度也会同时地变化。



$$\text{检测电压} = \frac{R_A + R_B}{R_B} \cdot -V_{\text{DET}}$$

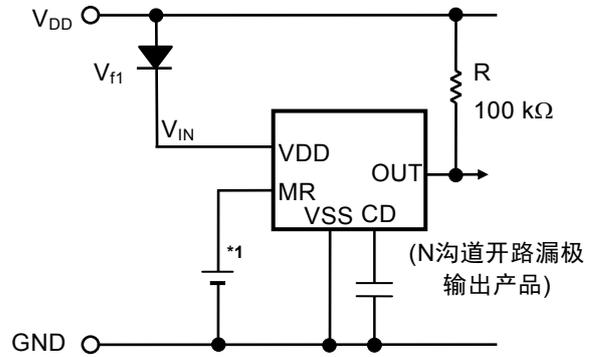
$$\text{滞后幅度} = \frac{R_A + R_B}{R_B} \cdot V_{\text{HYS}}$$

*1. 为了防止振荡, 请设定 $R_A \leq 100 \text{ k}\Omega$ 。

*2. 设定为 V_{IN} 或 GND (MR端子非动态)。

注意 R_A, R_B 变大时, 由于IC的击穿电流, 滞后幅度有可能大于计算式结果值。

图40



$$\text{检测电压} = V_{f1} + (-V_{\text{DET}})$$

*1. 设定为 V_{IN} 或 GND (MR端子非动态)。

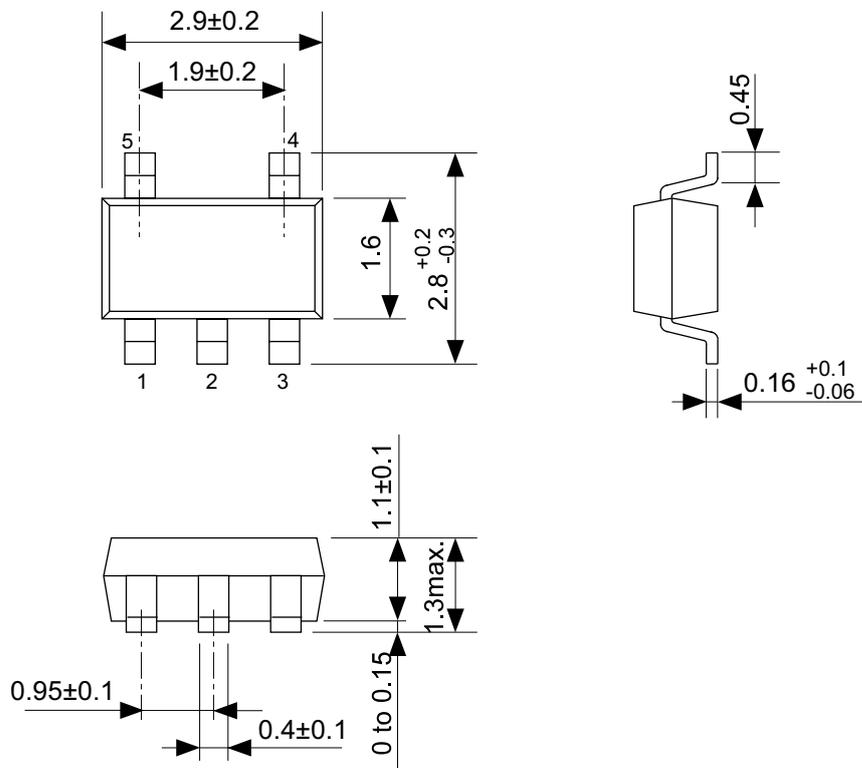
图41

注意

- 上述连接图以及参数并不作为保证电路工作的依据, 实际的应用电路请在进行充分的实测基础上设定参数。
- 如按上述连接方式使用时, 滞后幅度会如下所示有上升的可能, 敬请注意。实际的应用电路请在进行充分的实测基础上设定参数。

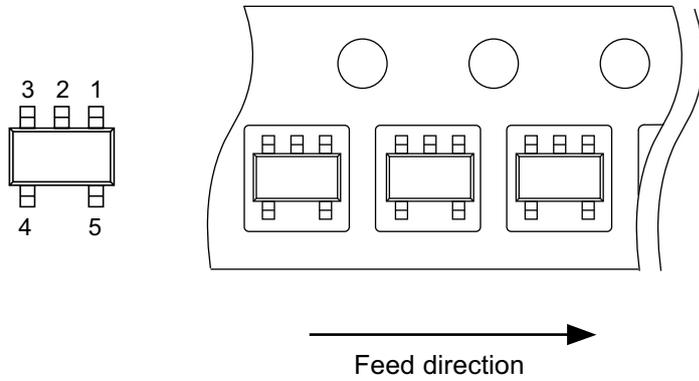
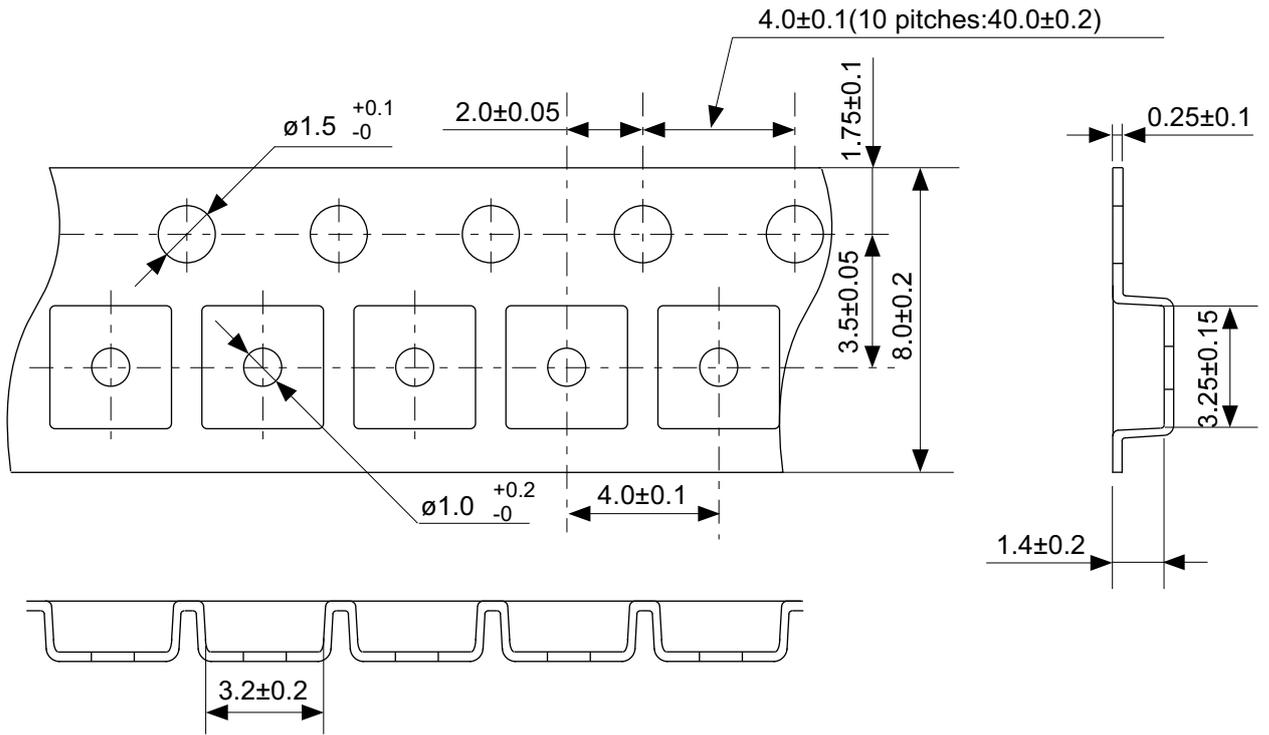
$$\text{最大滞后幅度} = \frac{R_A + R_B}{R_B} \cdot V_{\text{HYS}} + R_A \cdot 20 \mu\text{A}$$

3. 使用手动复位功能时, 请参阅 "■ 工作说明" 的 "2.4 在电源电压 (V_{DD}) 和 V_{DD} 端子间连接电阻 (R_A) 时" 来设定参数。



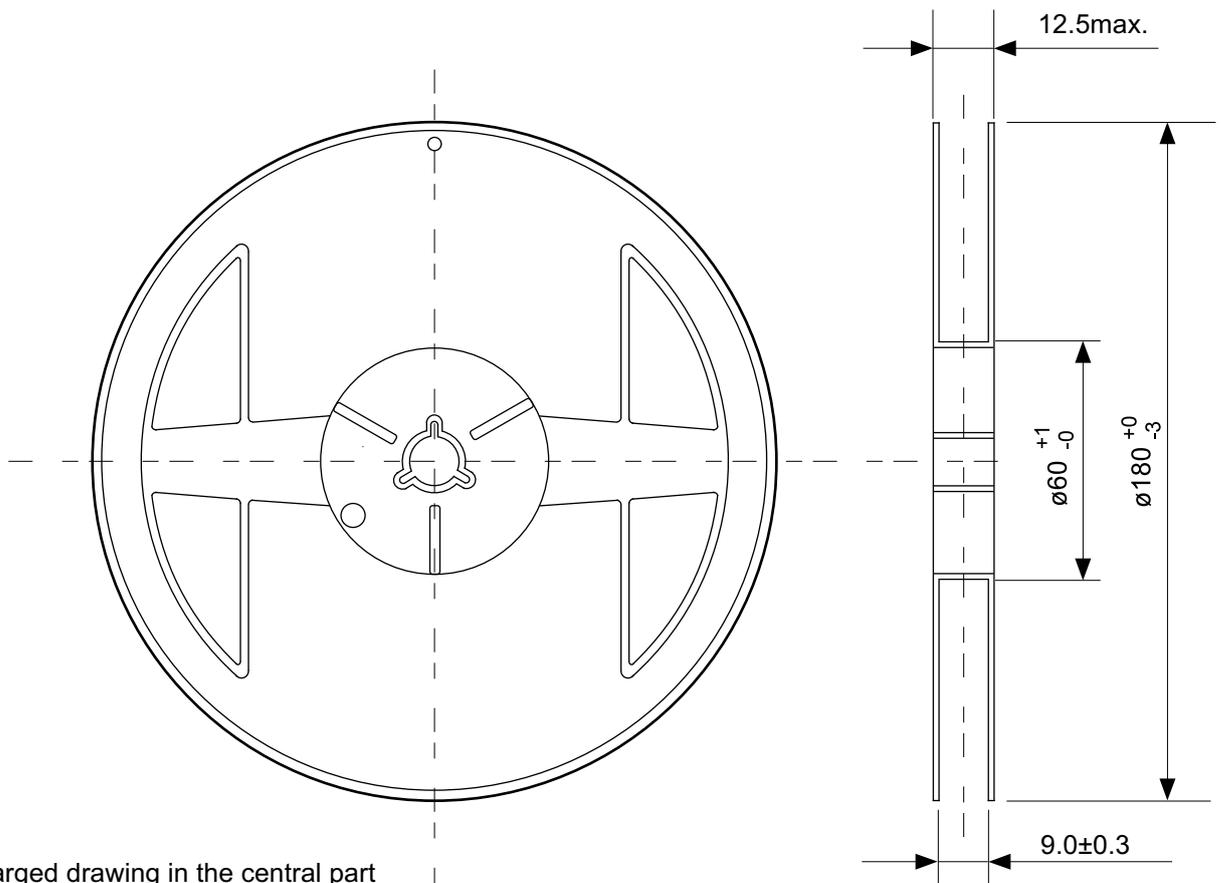
No. MP005-A-P-SD-1.2

TITLE	SOT235-A-PKG Dimensions
No.	MP005-A-P-SD-1.2
SCALE	
UNIT	mm
SII Semiconductor Corporation	

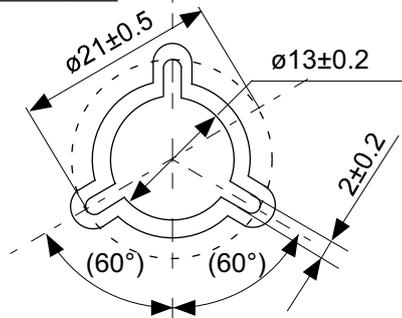


No. MP005-A-C-SD-2.1

TITLE	SOT235-A-Carrier Tape
No.	MP005-A-C-SD-2.1
SCALE	
UNIT	mm
SII Semiconductor Corporation	

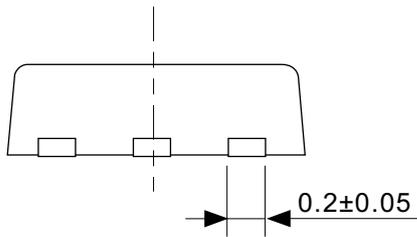
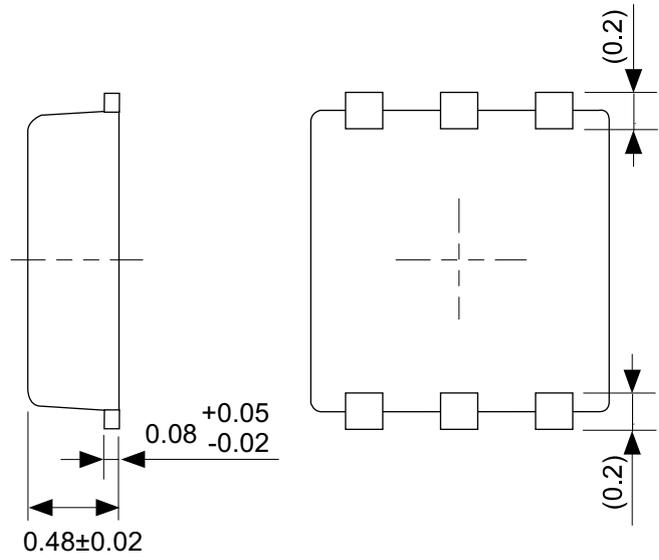
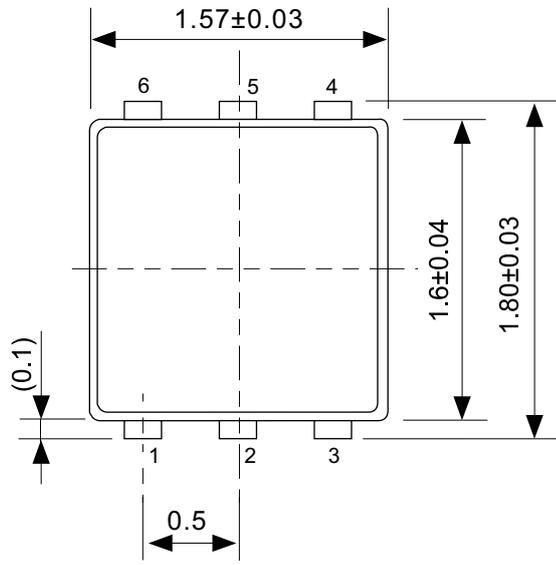


Enlarged drawing in the central part



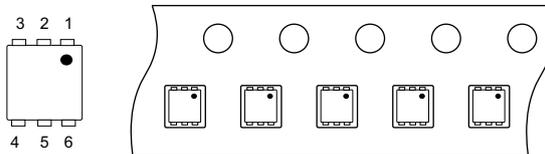
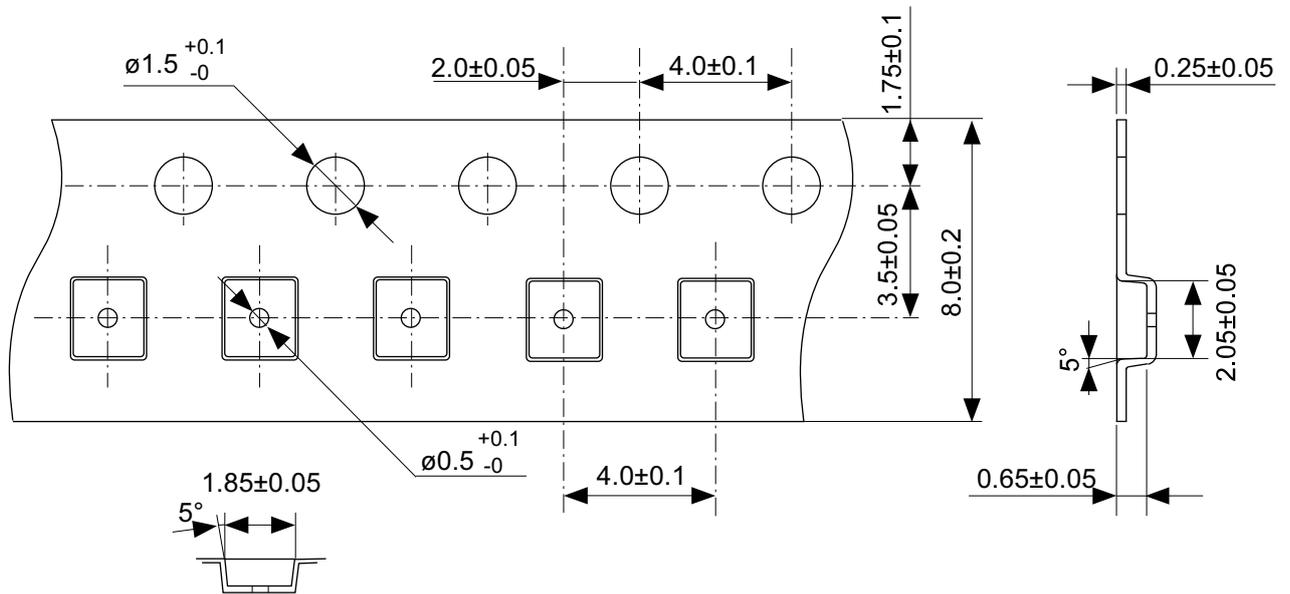
No. MP005-A-R-SD-1.1

TITLE	SOT235-A-Reel		
No.	MP005-A-R-SD-1.1		
SCALE		QTY.	3,000
UNIT	mm		
SII Semiconductor Corporation			



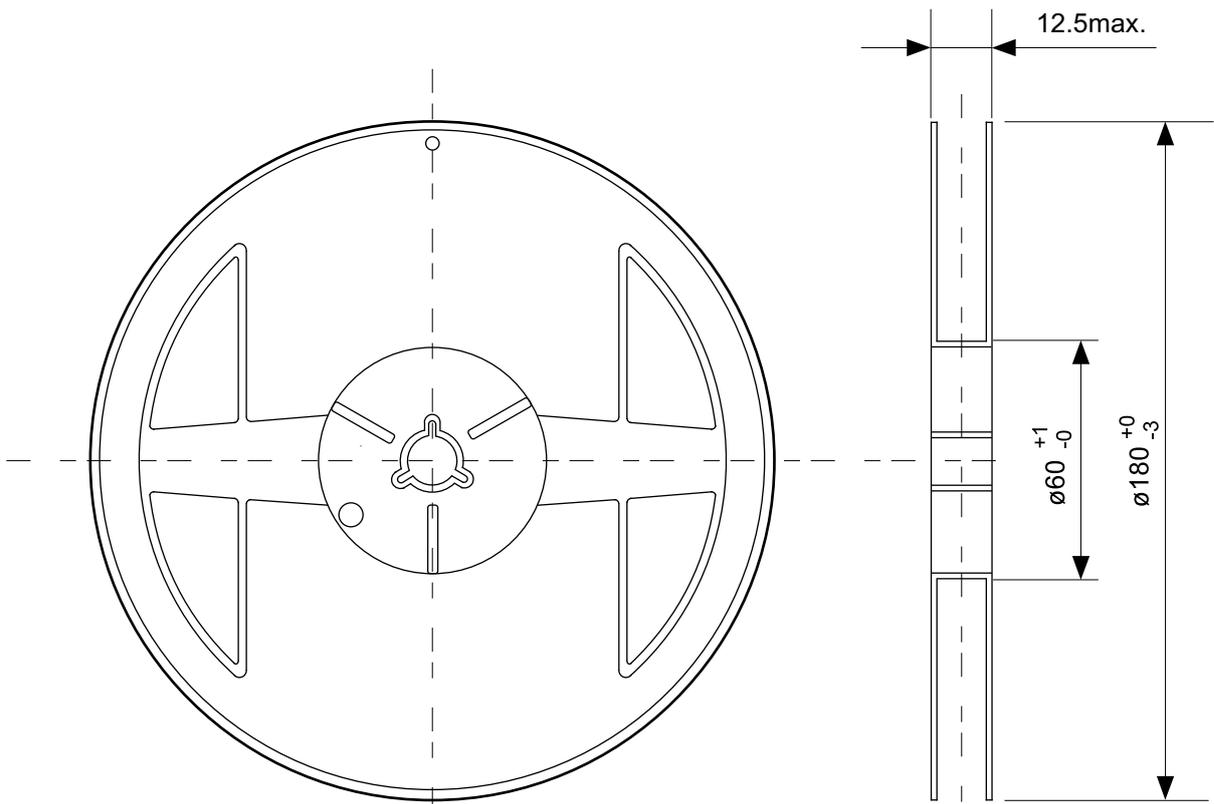
No. PG006-A-P-SD-2.0

TITLE	SNT-6A-A-PKG Dimensions
No.	PG006-A-P-SD-2.0
SCALE	
UNIT	mm
SII Semiconductor Corporation	

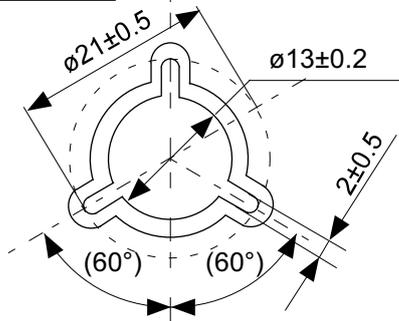


No. PG006-A-C-SD-1.0

TITLE	SNT-6A-A-Carrier Tape
No.	PG006-A-C-SD-1.0
SCALE	
UNIT	mm
SII Semiconductor Corporation	

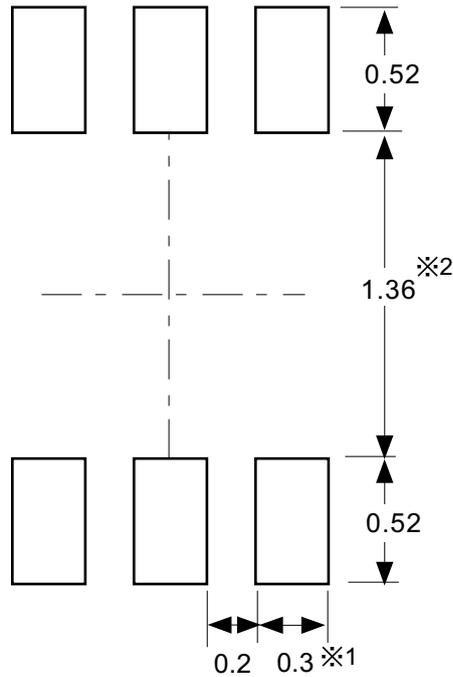


Enlarged drawing in the central part



No. PG006-A-R-SD-1.0

TITLE	SNT-6A-A-Reel		
No.	PG006-A-R-SD-1.0		
SCALE		QTY.	5,000
UNIT			
SII Semiconductor Corporation			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.30 mm ~ 1.40 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm 以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は "SNTパッケージ活用の手引き" を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.30 mm ~ 1.40 mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.30 mm ~ 1.40 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PG006-A-L-SD-4.1

TITLE	SNT-6A-A -Land Recommendation
No.	PG006-A-L-SD-4.1
SCALE	
UNIT	mm
SII Semiconductor Corporation	

免责声明 (使用注意事项)

1. 本资料记载的所有信息 (产品数据、规格、图、表、程序、算法、应用电路示例等) 是本资料公开时的最新信息, 有可能未经预告而更改。
2. 本资料记载的电路示例、使用方法仅供参考, 并非保证批量生产的设计。
使用本资料的信息后, 发生并非因产品而造成的损害, 或是发生对第三方知识产权等权利侵犯情况, 本公司对此概不承担任何责任。
3. 因本资料记载的内容有说明错误而导致的损害, 本公司对此概不承担任何责任。
4. 请注意在本资料记载的条件范围内使用产品, 特别请注意绝对最大额定值、工作电压范围和电气特性等。
因在本资料记载的条件范围外使用产品而造成的故障和 (或) 事故等的损害, 本公司对此概不承担任何责任。
5. 在使用本资料记载的产品时, 请确认使用国家、地区以及用途的法律、法规, 测试产品用途的满足能力和安全性能。
6. 本资料记载的产品出口海外时, 请遵守外汇交易及外国贸易法等出口法令, 办理必要的相关手续。
7. 严禁将本资料记载的产品用于以及提供 (出口) 于开发大规模杀伤性武器或军事用途。对于如提供 (出口) 给开发、制造、使用或储藏核武器、生物武器、化学武器及导弹, 或有其他军事目的者的情况, 本公司对此概不承担任何责任。
8. 本资料记载的产品并非是设计用于可能对人体、生命及财产造成损失的设备或装置的部件 (医疗设备、防灾设备、安全防范设备、燃料控制设备、基础设施控制设备、车辆设备、交通设备、车载设备、航空设备、太空设备及核能设备等)。本公司指定的车载用途例外。上述用途未经本公司的书面许可不得使用。本资料所记载的产品不能用于生命维持装置、植入人体使用的设备等直接影响人体生命的设备。考虑使用于上述用途时, 请务必事先与本公司营业部门商谈。
本公司指定用途以外使用本资料记载的产品而导致的损害, 本公司对此概不承担任何责任。
9. 半导体产品可能有一定的概率发生故障或误工作。
为了防止因本公司产品的故障或误工作而导致的人身事故、火灾事故、社会性损害等, 请客户自行负责进行冗长设计、防止火势蔓延措施、防止误工作等安全设计。并请对整个系统进行充分的评价, 客户自行判断适用的可否。
10. 本资料记载的产品非耐放射线设计产品。请客户根据用途, 在产品设计的过程中采取放射线防护措施。
11. 本资料记载的产品在一般的使用条件下, 不会影响人体健康, 但因含有化学物质和重金属, 所以请不要将其放入口中。
另外, 晶元和芯片的破裂面可能比较尖锐, 徒手接触时请注意防护, 以免受伤等。
12. 废弃本资料记载的产品时, 请遵守使用国家和地区的法令, 合理地处理。
13. 本资料中也包含了与本公司的著作权和专有知识有关的内容。
本资料记载的内容并非是对本公司或第三方的知识产权、其它权利的实施及使用的承诺或保证。严禁在未经本公司许可的情况下转载或复制这些著作物的一部分, 向第三方公开。
14. 有关本资料的详细内容, 请向本公司营业部门咨询。

1.0-2016.01